5A 双通道高速低边栅极驱动器

产品描述

CSV5025 是一款双通道、高速、低边栅极驱动器，能够有效地驱动 MOSFET 和 IGBT。CSV5025 能够将高达 5A 拉电流和 5A 灌电流的高峰值电流脉冲传送到电容负载，电路传输延迟时间典型值为 13ns。

CSV5025 两个通道之间具有匹配的内部传输延迟，这一特性使得该电路非常适合于诸如同步整流器等对于双栅极驱动有严格计时要求的应用。还可以两个通道并连使用，以有效地增加电流驱动能力或者使用一个单一输入信号驱动两个并联在一起的开关。输入引脚阀值兼容 TTL 逻辑，且输入端最高可承受电源电压，高低阀值间的宽滞后提供了出色的抗扰度。

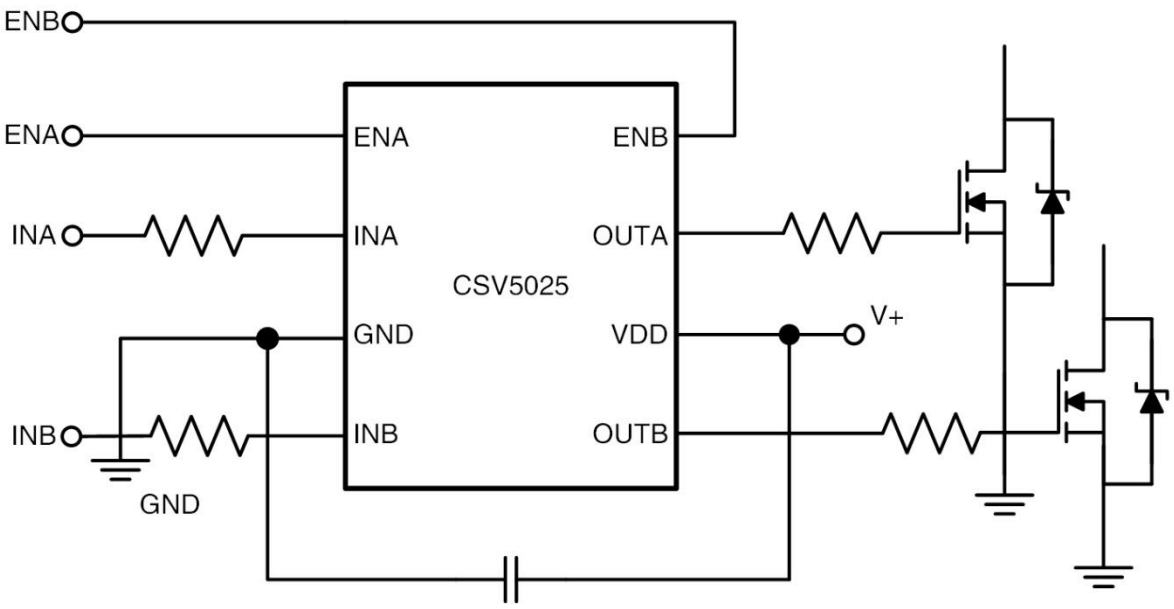
应用领域

- 开关电源
- DC–DC 转换器
- 电机控制

产品特点

- 两个独立的栅极驱动通道
- 5A 峰值驱动电流
- 每个输出配备独立使能控制
- 兼容 TTL 和 CMOS 逻辑输入
- 高抗扰度的滞后逻辑阀值
- 输入和使能引脚电压电平不受 V_{DD} 引脚偏置电源电压限制
- 4.5V 至 24V 单电源范围
- 欠压关断期间，输出保持低电平，以确保加电和断电时的无毛刺脉冲运行
- 低传输延迟(典型值 13ns)
- 快速上升和下降时间
- 两通道传输延迟匹配时间 1ns
- 针对更高的驱动电流，两个输出可以并联
- 当输入悬空时输出保持在低电平

典型应用

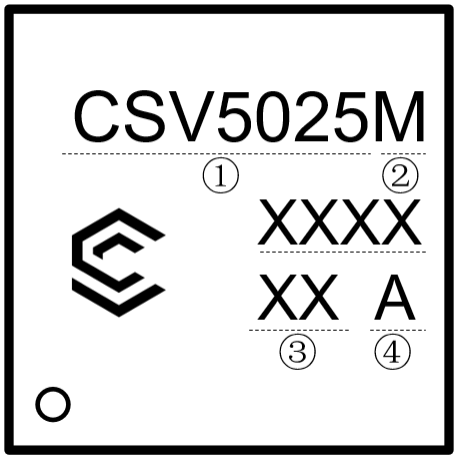


订购信息

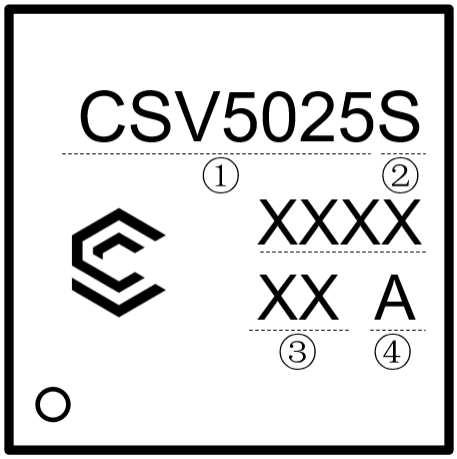
产品型号	订货信息	封装类型	包装方式
CSV5025M	CSV5025M	eMSOP8	编带/料管
CSV5025S	CSV5025S	SOP8	编带/料管
CSV5025N	CSV5025N	DFN3X3–8L	编带

产品标识信息：

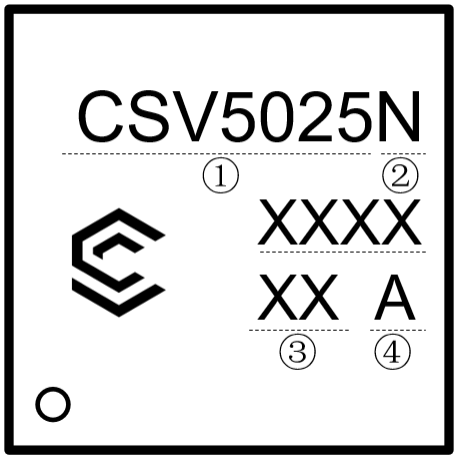
①产品型号
②封装形式：“M”代表eMSOP8
“S”代表SOP8
“N”代表DFN3X3–8L
③产品生产批号
④产品内部控制标志



eMSOP8标识示意图

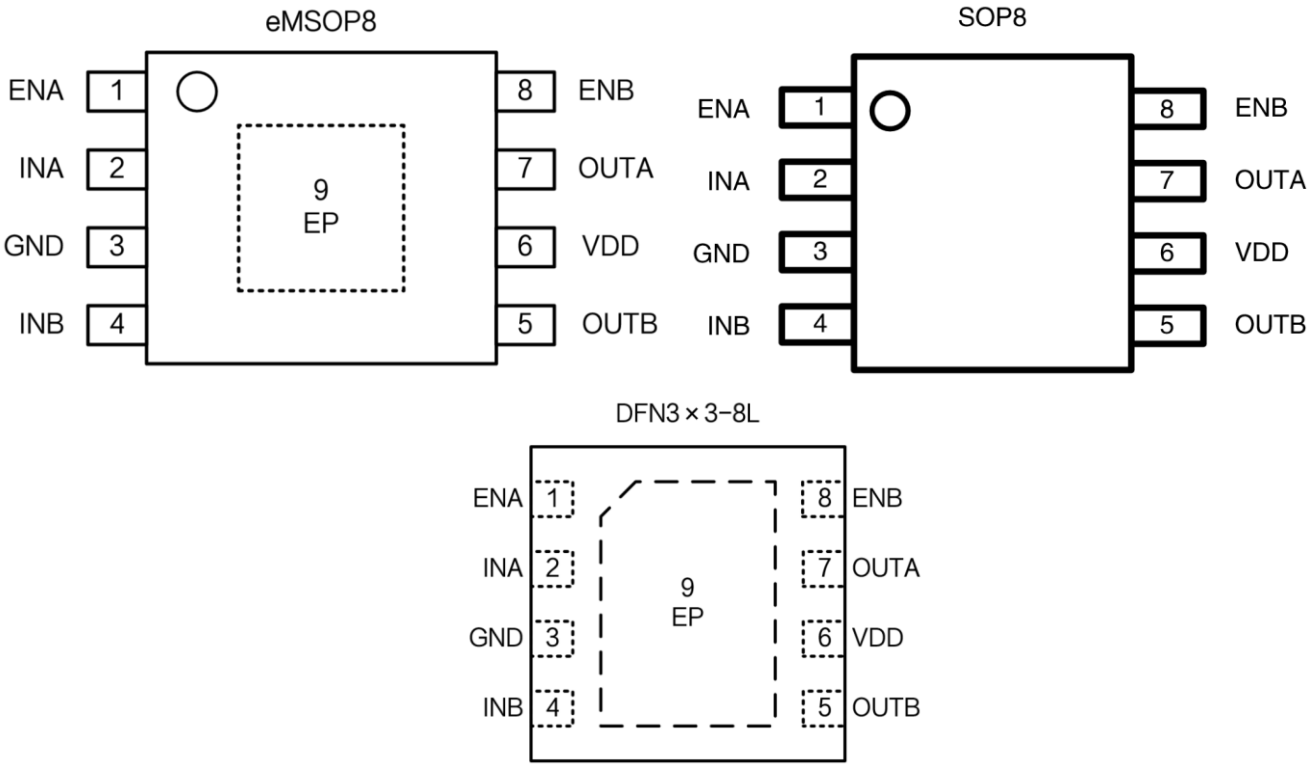


SOP8标识示意图



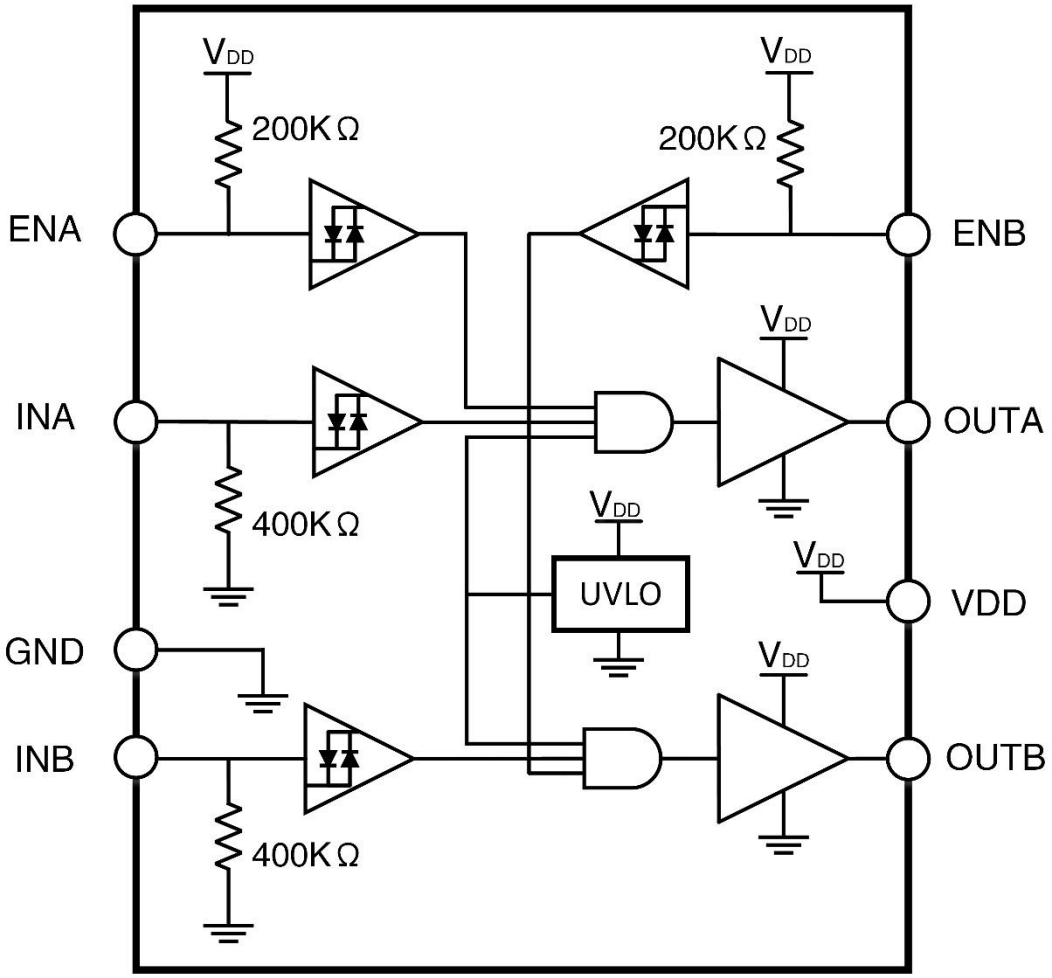
DFN3X3–8L标识示意图

引脚配置和功能



序号	名称	功能描述
1	ENA	A通道使能输入
2	INA	A通道输入
3	GND	地
4	INB	B通道输入
5	OUTB	B通道输出
6	VDD	电源
7	OUTA	A通道输出
8	ENB	B通道使能输入
9	EP	散热片，SOP8封装无

功能框图



驱动逻辑表

ENA	ENB	INA	INB	OUTA	OUTB
H	H	L	L	L	L
H	H	L	H	L	H
H	H	H	L	H	L
H	H	H	H	H	H
L	L	Any	Any	L	L
Any	Any	x	x	L	L
x	x	L	L	L	L
x	x	L	H	L	H
x	x	H	L	H	L
x	x	H	H	H	H

极限工作范围(1)

V_{DD} 电压.....–0.3V~24V
V_{OUTA} 电压.....–0.3V~V_{DD}+0.3V
V_{OUTB} 电压.....–0.3V~V_{DD}+0.3V
其他管脚电压.....–5V~V_{DD}+0.3V
I_{OUT_DC} 电流.....0.3A
I_{OUT_pulsed} 电流.....5A
结温.....150℃
存储温度范围.....–55℃~+150℃
人体模式 ESD 能力..... ± 2KV

(1)超过极限工作范围可能会对芯片造成永久性损坏。这些只是应力额定值，并不意味着芯片在这些或任何其他条件下的功能超出了推荐运行条件下的规定。长时间工作在极限值下可能会影响芯片的可靠性。

推荐工作范围(1)

参数	最小值	最大值	单位
VDD 电源电压范围	4.5	20	V
INA/INB 输入电压范围	0	20	V
ENA/ENB 使能电压范围	0	20	V
工作结温范围	–40	125	℃

(1)推荐工作条件是指芯片正常运行的条件。关于准确的规格和测试条件，请参考电气特性。

电气特性

除非另有规定，默认情况下，V_{DD}=12V，VDD 至 GND 1μF 电容，T=25℃。

符号	参数	测试条件	最小值	典型值	最大值	单位
偏置电流						
$I_{DD(off)}$	待机电流	V_{DD}=3.4V，INA=V_{DD}，INB=V_{DD}	55	110	175	uA
		V_{DD}=3.4V，INA=GND，INB=GND	25	75	145	
欠压锁定（UVLO）						
V_{DDON}	电源开启阈值	TJ=25℃	3.91	4.20	4.50	V
		TJ=–55℃~125℃	3.70	4.20	4.65	
V_{DDOFF}	电源关断阈值		3.40	3.90	4.40	
V_{DD_Hys}	电压迟滞		0.20	0.30	0.50	
输入引脚逻辑电压(INA，INB)						
V_{IN_H}	输入高电平阈值		1.9	2.1	2.3	V
V_{IN_L}	输入低电平阈值		1.0	1.2	1.4	
V_{IN_HYS}	输入电压迟滞		0.70	0.90	1.10	
输出管脚(OUTA，OUTB)						
I_{SNK}/I_{SRC}	峰值电流(1)	C_{LOAD}=0.22μF，F_{SW}=1kHz		± 5		A
$V_{DD}–V_{OH}$	上管饱和压降	I_{OUT}=–10mA			0.075	V
V_{OL}	下管饱和压降	I_{OUT}=10mA			0.01	
R_{OH}	输出上拉电阻	I_{OUT}=–10mA	2.5	5	7.5	Ω
R_{OL}	输出下拉电阻	I_{OUT}=10mA	0.15	0.5	1	Ω
开关时间						
Tr	上升沿时间	C_{LOAD}=1.8nF		7	18	ns
Tf	下降沿时间	C_{LOAD}=1.8nF		6	10	
T_M	两通道之间的匹配延迟	INA=INB,OUTA 与 OUTB 按输出波形的 50%位置计算		1	4	
T_{PW}	最小输入脉冲宽度			15	25	
T_{D1}，T_{D2}	输入至输出的传输延迟	C_{LOAD}=1.8nF,5V 输入脉冲	6	13	23	
T_{D3}，T_{D4}	使能至输出的传输延迟	C_{LOAD}=1.8nF,5V 使能脉冲	6	13	23	

（1） 设计保证.

时序图

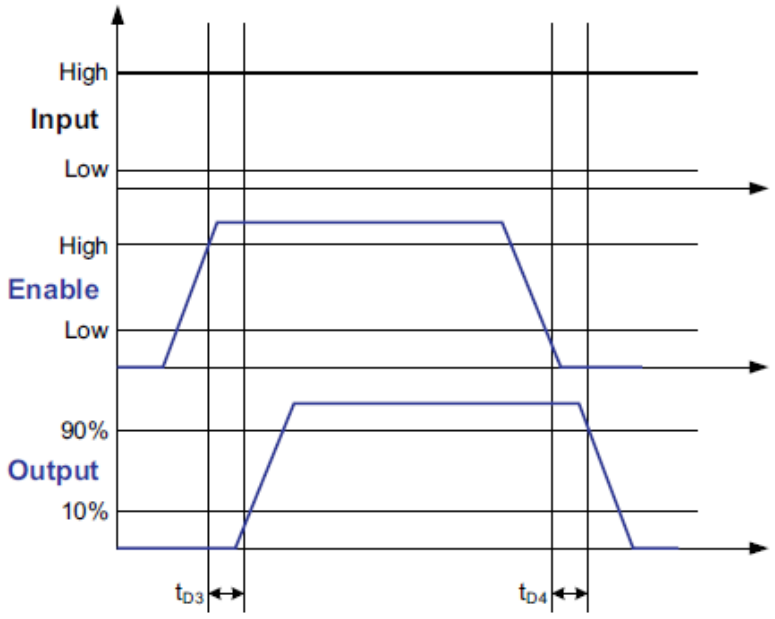


图 1. 使能脚功能

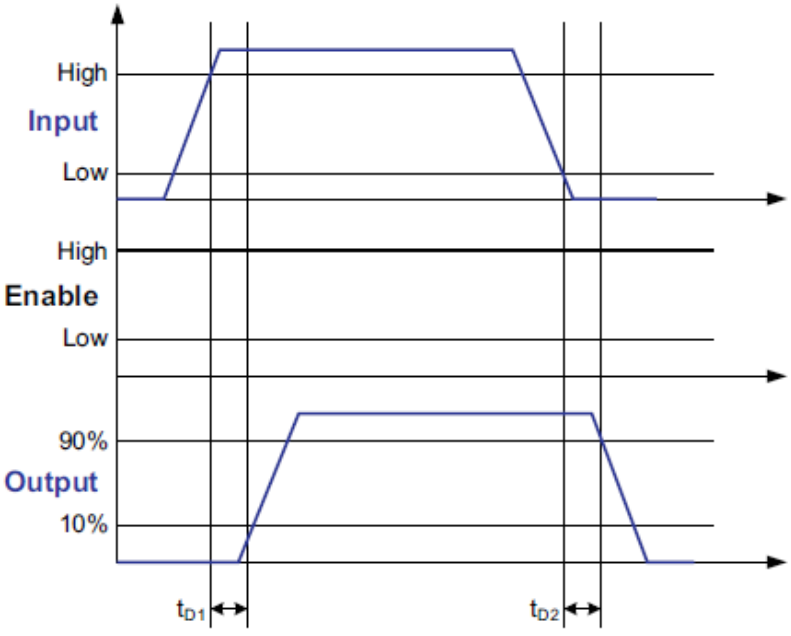


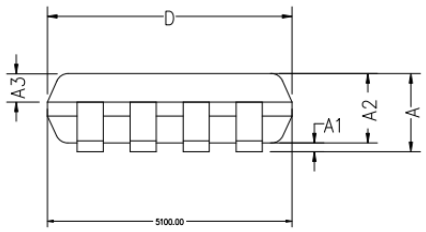
图 2. 输入驱动操作

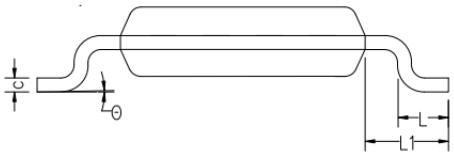
应用信息

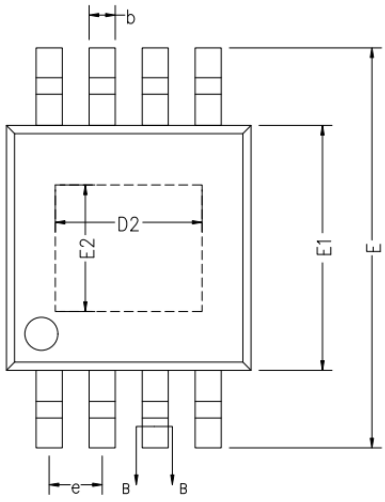
- 为了获得最佳的应用性能，建议使用两个 V_{DD} 旁路电容来防止噪声问题。一个 0.1 μ F 陶瓷电容必须靠近芯片 V_{DD} 管脚，并且通过低阻值通道连接到地。另一个具有较低 ESR 的大电容（不小于 1 μ F）必须与前面的 0.1uF 电容靠近且并联连接，以帮助提供负载所需的高峰值电流。负载和电容之间的电流回路与控制信号和电容之间的电流回路应互相独立，不允许两个电流回路交叉。
- 为保证控制信号的稳定和芯片的安全工作，建议在输入控制管脚各串联一个保护电阻，电阻取值范围为 50 欧姆至 200 欧姆。
- 驱动输出上拉电流通道请串联限流电阻，电阻取值范围为 10 欧姆至 500 欧姆。驱动输出下拉电流通道通过正向二极管将限流电阻短路，如果对下拉速度没有严格要求，亦可省却该短路二极管。
- 芯片的 ENA 管脚和 ENB 管脚内部含有上拉到 V_{DD} 的电阻，如果不使用该控制功能，可以将这两个管脚悬空，芯片默认为开启状态。

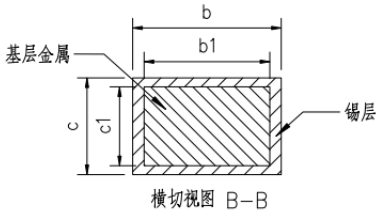
封装外形图

eMSOP8







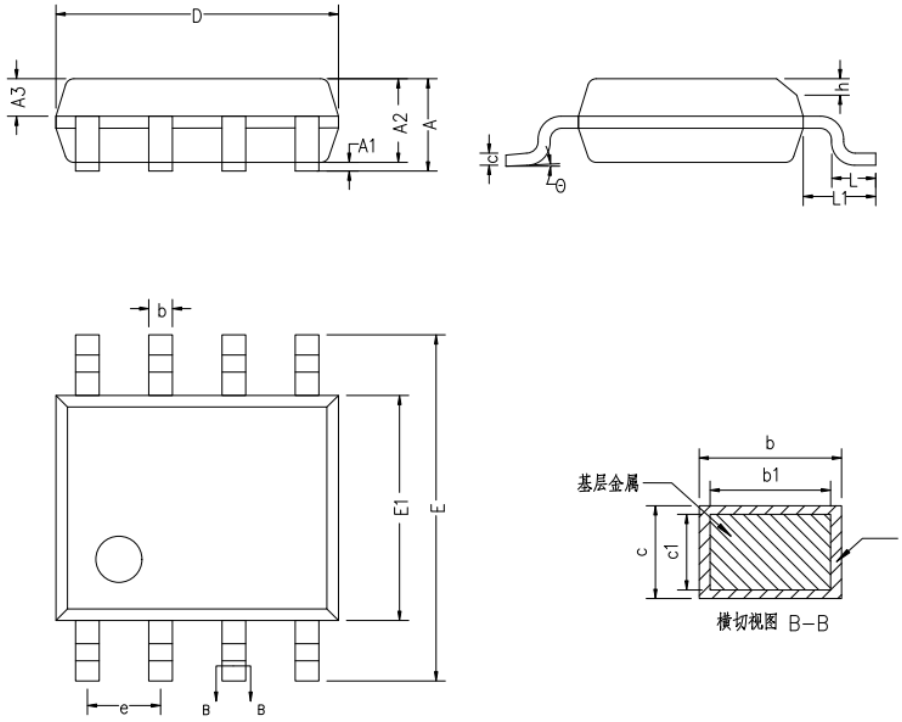


横切视图 B–B

符号	单位(毫米)		
	最小值	常规值	最大值
A	–	–	1.10
A1	0.05	–	0.15
A2	0.75	0.85	0.95
A3	0.30	0.35	0.40
b	0.28	–	0.36
b1	0.27	0.30	0.33
c	0.15	–	0.19
c1	0.14	0.15	0.16
D	2.90	3.00	3.10
E	4.70	4.90	5.10
E1	2.90	3.00	3.10
e	理论值0.65		
L	0.40	–	0.70
L1	参考值0.95		
θ	0°	–	8°
L/F载体尺寸(mil)	D2	E2	
71*71	参考值1.80	参考值1.55	

封装外形图(续)

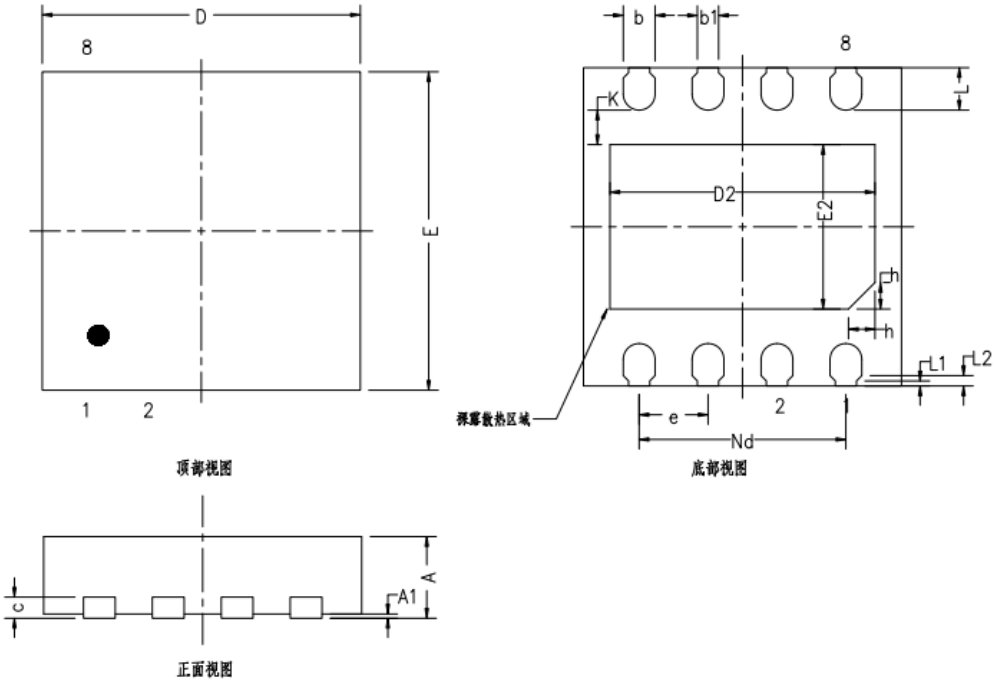
SOP8



符号	单位(毫米)		
	最小值	常规值	最大值
A	–	–	1.750
A1	0.100	–	0.225
A2	1.300	1.400	1.500
A3	0.600	0.650	0.700
b	0.390	–	0.470
b1	0.380	0.410	0.440
c	0.200	–	0.240
c1	0.190	0.200	0.210
D	4.800	4.900	5.000
E	5.800	6.000	6.200
E1	3.800	3.900	4.000
e	理论值1.27		
h	0.250	–	0.500
L	0.500	–	0.800
L1	参考值1.05		
θ	0°	–	8°

封装外形图(续)

DFN3*3–8



符号	单位(毫米)		
	最小值	常规值	最大值
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
b	0.25	0.30	0.35
b1	参考值0.20		
c	0.18	0.20	0.25
D	2.90	3.00	3.10
D2	2.40	2.50	2.60
e	理论值0.65		
Nd	理论值1.95		
E	2.90	3.00	3.10
E2	1.45	1.55	1.65
L	0.30	0.40	0.50
L1	参考值0.05		
L2	参考值0.10		
h	0.20	0.25	0.30
L/F载体尺寸(mil)	106*75		

重要声明

苏州锴威特半导体股份有限公司保留更改规格的权利，恕不另行通知。苏州锴威特半导体股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任。苏州锴威特半导体股份有限公司没有为用于特定目的产品提供使用和应用支持的义务。苏州锴威特半导体股份有限公司不会转让其专利许可以及任何其他的相关许可权利。