相移全桥控制器

产品描述

CSV3951 采用全桥高级控制，并对同步整流器输出级进行主动控制。可编程的延迟确保了 ZVS 可在广泛的工作条件下运行，而负载电流可合理调节次级侧同步整流器的开关延迟，由此可最大程度提高总体系统效率。

CSV3951 包含多种轻载管理功能，包括突发模式运行以及当切入和切出断续电流模式(DCM)时的动态同步整流开关控制。此器件在电流模式或电压模式控制下运行。开关频率外部可调至 1MHz，还具有包括逐周期电流限制、UVLO 和过温保护等功能。

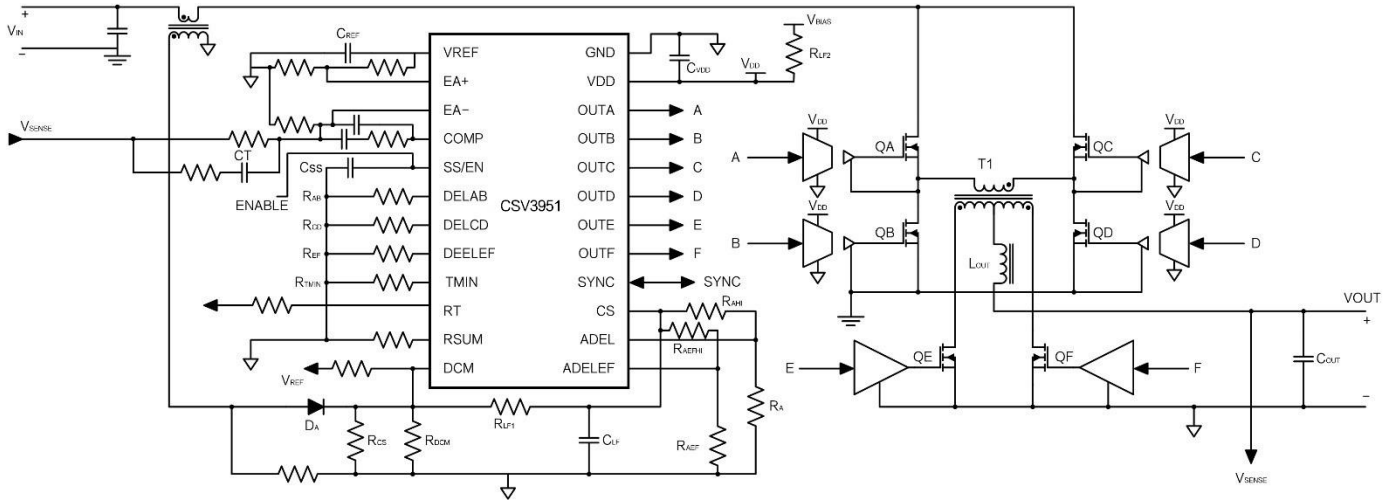
应用领域

- 相移全桥转换器
- 服务器电源
- 工业电源系统
- 高密度电源架构

产品特点

- 增强型零电压开关(ZVS)范围
- 直接同步整流器(SR)控制
- 轻负载效率管理包括
  突发模式运行
  断续导通模式(DCM)，支持可编程阈值的动态SR开关控制
  可编程自适应延迟
- 支持可编程斜坡补偿的电压模式控制或峰值电流模式控制
- 软启动和使能功能
- 开关频率外部可调，支持双向同步
- 150uA启动电流
- 支持断续模式的逐周期电流限制保护
- V_{DD}欠压保护

典型应用

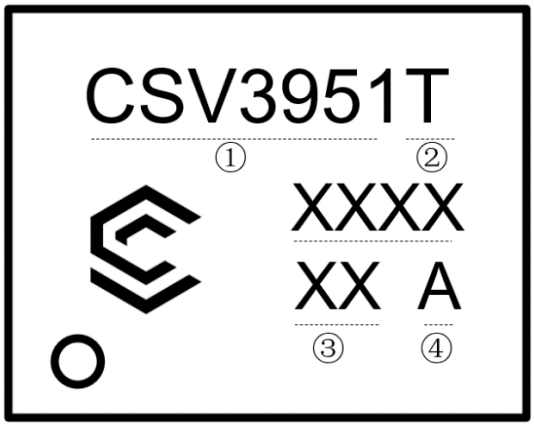


订购信息

产品型号	订货信息	封装类型	包装方式
CSV3951T	CSV3951T	TSSOP24	编带/料管

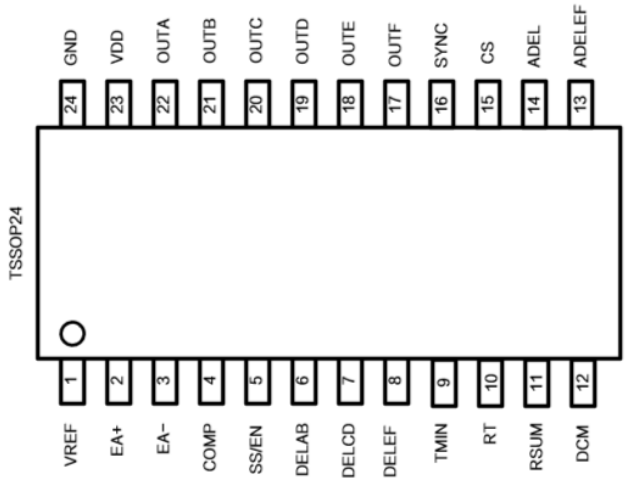
产品标识信息：

① 产品型号
② 封装形式：“T”代表 TSSOP24；
③ 产品生产批号
④ 内部控制标志



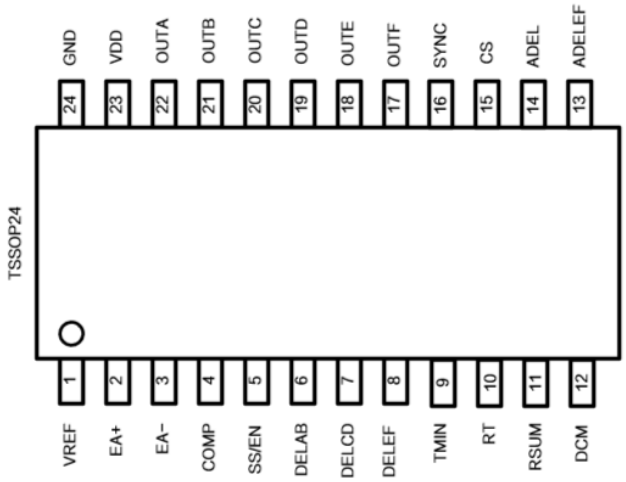
TSSOP24 标识示意图

管脚定义



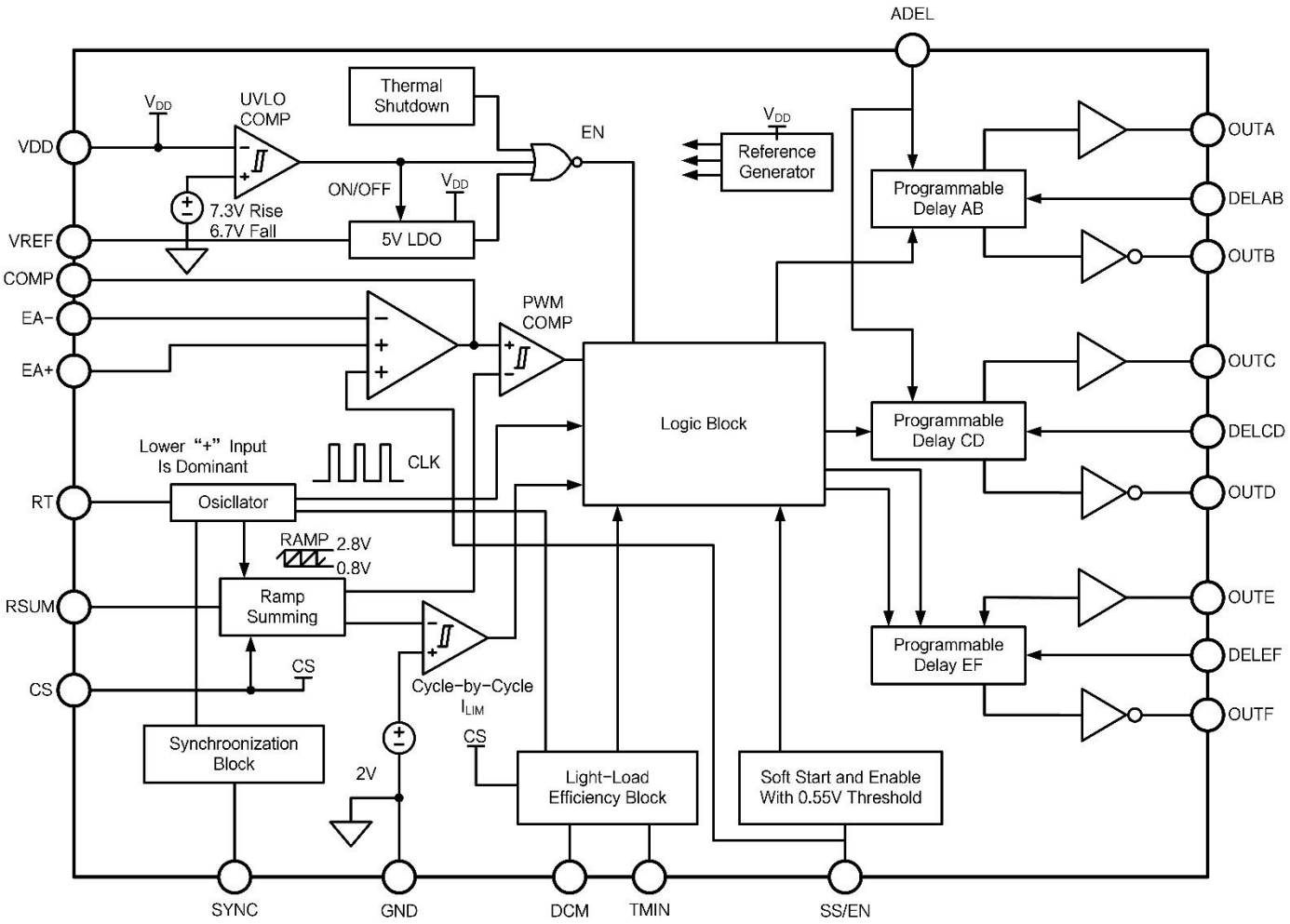
序号	名称	功能描述
1	VREF	5V 参考电压输出
2	EA+	误差放大器同相输入
3	EA−	误差放大器反相输入
4	COMP	误差放大器输出和 PWM 比较器输入
5	SS	软启动、使能及打嗝模式保护
6	DELAB	OUTA 和 OUTB 之间的死区时间编程
7	DELCD	OUTC 和 OUTD 之间的死区时间编程
8	DELEF	OUTA 至 OUTF、OUTB 至 OUTE 之间的死区时间编程
9	TMIN	突发模式下的最小占空比编程
10	RT	振荡器频率设置、主从模式设置
11	RSUM	斜坡补偿编程，电压模式或峰值电流模式设置
12	DCM	断续模式阈值

管脚定义(续)



序号	名称	功能描述
13	ADELEF	T_{AFSET} 和 T_{BESET} 的死区时间编程
14	ADEL	T_{ABSET} 和 T_{CDSET} 的死区时间编程
15	CS	逐周期过电流保护和自适应死区时间调节
16	SYNC	主控制器的同步输出，从控制器的同步输入
17	OUTF	F 输出通道
18	OUTE	E 输出通道
19	OUTD	D 输出通道
20	OUTC	C 输出通道
21	OUTB	B 输出通道
22	OUTA	A 输出通道
23	VDD	电源
24	GND	芯片地

功能框图


ADEL
VDD
VREF
COMP
EA-
EA+
RT
RSUM
CS
SYNC
GND
DCM
TMIN
SS/EN
OUTA
DELAB
OUTB
OUTC
DELCD
OUTD
OUTE
DELEF
OUTF
Thermal Shutdown
UVLO COMP
VDD
7.3V Rise
6.7V Fall
ON/OFF
5V LDO
EN
Reference Generator
PWM COMP
Logic Block
Programmable Delay AB
Programmable Delay CD
Programmable Delay EF
Lower "+" Input Is Dominant
CLK
Osicllator
RAMP 2.8V
0.8V
Ramp Summing
Cycle-by-Cycle
ILIM
Synchroonization Block
2V
Light-Load Efficiency Block
Soft Start and Enable With 0.55V Threshold

极限工作范围(1)

V_{DD} 电压.·····-0.4V~20V
OUTA~OUTF 电压.·····-0.4V~V_{DD}+0.4V
V_{REF} 电压.·····-0.4V~5.6V
其余管脚电压.·····-0.4V~V_{REF}+0.4V
结温.·····150℃
存储温度范围.·····-55℃~+150℃
人体模式 ESD 能力.····· ± 2KV

(1) 超过极限工作范围可能会对芯片造成永久性损坏。这些只是应力额定值，并不意味着芯片在这些或任何其他条件下的功能超出了推荐运行条件下的规定。长时间工作在极限值下可能会影响芯片的可靠性。

推荐工作范围(1)

参数	最小值	典型值	最大值	单位
V_{DD} 电压范围	8	12	17	V
振荡器频率	50		1000	KHz
工作结温范围	-40		125	℃

(1)推荐工作条件是指芯片正常运行的条件。关于准确的规格和测试条件，请参考电气特性。

电气特性

V_{DD}=12V，C_{VDD}= 1uF，CV_{REF}= 1uF，R_{AB}=R_{CD}=22.6KΩ，R_{EF}=13.3KΩ，R_{SUM}=124KΩ，R_{TMIN}=88.7KΩ，R_T=59KΩ连接至 VREF 5V 电源可设置开关频率为 100KHz，T=25℃。

符号	说明	最小值	典型值	最大值	单位
电源电压阈值					
VDD_Rth	电源开启阈值	6.75	7.3	7.9	V
VDD_Fth	电源关断阈值	6.15	6.7	7.2	V
VDD_Hyst	迟滞	0.53	0.6	0.75	V
电源电流					
I_{DD}(off)	V_{DD}=5.2V		150	270	uA
I_{DD}	工作电流		5	10	mA
VREF 输出电压					
VREF	0≤IR≤20 mA, 8V≤VDD≤17V	4.925	5	5.075	V
I_{SCC}	V_{REF}=0V	−53		−23	mA
开关频率（内部振荡器频率 F_{OSC} 的 1/2）					
$F_{SW(NOM)}$	RT=59kΩ 连接至 VREF	92	100	108	KHz
D_{MAX}	最大占空比		95	97	%
同步部分					
PH_{SYNC}		85	90	95	°PH
F_{SYNC}	RT=59kΩ 连接至 VREF	180	200	220	KHz
T_{PW}	SYNC 输出脉宽	2.2	2.5	2.8	us
误差放大器部分					
V_{ICM}	共模输入范围	0.5		3.6	V
V_{IO}	失调电压	−7		7	mV
I_{BIAS}	输入偏置电流	−1		1	uA
EA_{HIGH}	$V_{(EA+)}$–$V_{(EA-)}$ = 500 mV, I_{EAOUT} =–0.5 mA	3.9	4.25		V
EA_{LOW}	$V_{(EA+)}$–$V_{(EA-)}$ =–500 mV，I_{EAOUT}=0.5 mA		0.25	0.35	V
I_{SOURCE}	误差放大器输出上拉电流		−3.75	−0.5	mA
I_{SINK}	误差放大器输出下拉电流	2.7	4.6		mA
I_{VOL}	开环增益		100		dB
GBW	单位增益带宽		3		MHz

电气特性

V_{DD}=12V，C_{VDD}= 1uF，CV_{REF}= 1uF，R_{AB}=R_{CD}=22.6KΩ，R_{EF}=13.3KΩ，R_{SUM}=124KΩ，R_{TMIN}=88.7KΩ，R_T=59KΩ连接至 VREF 5V 电源可设置开关频率为 100KHz，T=25℃。

符号	说明	最小值	典型值	最大值	单位
逐周期电流限制					
V_{CS_LIM}		1.94	2	2.06	V
内部打嗝模式设置					
I_{DS}	V_{CS}=2.5V，V_{SS}=4V	15	20	25	uA
V_{HCC}	打嗝时间关断阈值	3.2	3.6	4.2	V
I_{HCC}	设置打嗝模式时间的放电电流	1.9	2.55	3.2	uA
软启动、使能					
I_{SS}	V_{SS}=0V	20	25	30	uA
V_{SS_STD}	关断、重启阈值	0.25	0.5	0.7	V
V_{SS_PU}	上拉阈值	3.3	3.7	4.3	V
V_{SS-CL}	钳位电压	4.2	4.65	4.95	V
轻负载效率管理					
V_{DCM}	VDCM=0.4V，CS 电压上升至 OUTE 和 OUTF 产生脉冲 TA=25℃	0.37	0.39	0.41	V
	VDCM=0.4V，CS 电压上升至 OUTE 和 OUTF 产生脉冲 TA=85℃	0.364	0.39	0.416	V
	VDCM=0.4V，CS 电压上升至 OUTE 和 OUTF 产生脉冲 TA=125℃	0.35	0.39	0.43	V
I_{CDM_SRC}	CS < DCM	14	20	26	uA
输出部分 OUTA、OUTB、OUTC、OUTD、OUTE、OUTF					
$I_{SINK/SRC}$	TA=25℃		0.2		A
R_{SRC}	I_{OUT}=-20mA，TA=25℃	10	20	35	Ω
R_{SINK}	I_{OUT}=20mA，TA=25℃	5	10	30	Ω
逐周期电流限制延迟时间					
T_{CS}	CS 由 0V 突变为 2.5V 至输出关断时间		100		ns
可编程死区时间设置					
T_{ABSET1}	CS = ADEL = ADELEF = 1.8 V OUTA 与 OUTB 之间死区时间	32	45	56	ns
T_{ABSET2}	CS = ADEL = ADELEF = 0.2V OUTA 与 OUTB 之间死区时间	216	270	325	ns

电气特性

V_{DD}=12V，C_{VDD}= 1uF，CV_{REF}= 1uF，R_{AB}=R_{CD}=22.6KΩ，R_{EF}=13.3KΩ，R_{SUM}=124KΩ，R_{TMIN}=88.7KΩ，R_T=59KΩ连接至 VREF 5V 电源可设置开关频率为 100KHz，T=25℃。

符号	说明	最小值	典型值	最大值	单位
可编程死区时间设置					
T_{CDSET1}	CS=ADEL=ADELEF=1.8V OUTC 与 OUTD 之间死区时间	32	45	56	ns
T_{CDSET2}	CS=ADEL=ADELEF=0.2V OUTC 与 OUTD 之间死区时间	216	270	325	ns
T_{AFSET1}	CS=ADEL=ADELEF=0.2V OUTA 与 OUTF 下降沿之间死区时间	22	35	48	ns
T_{AFSET2}	CS=ADEL=ADELEF=1.8V OUTA 与 OUTF 下降沿之间死区时间	190	240	290	ns
T_{BESET1}	CS=ADEL=ADELEF=0.2V OUTB 与 OUTE 下降沿之间死区时间	22	35	48	ns
T_{BESET2}	CS=ADEL=ADELEF=1.8V OUTB 与 OUTE 下降沿之间死区时间	190	240	290	ns
▲T_{ADBC}	CS=ADEL=ADELEF=1.8V,COMP=2V OUTA 上升沿到 OUTD 下降沿时间与 OUTB 上升沿到 OUTC 下降沿时间的差值	-50	0	50	ns
▲T_{ABBA}	CS=ADEL=ADELEF=1.8V,COMP=2V OUTA 上升沿到 OUTB 上升沿时间与 OUTB 上升沿到 OUTA 上升沿时间的差值	-50	0	50	ns
▲T_{EEFF}	CS=ADEL=ADELEF=0.5V,COMP=2V OUTE 上升沿到 OUTE 下降沿时间与 OUTF 上升沿到 OUTF 下降沿时间的差值	-60	0	60	ns
▲T_{EFFE}	CS=ADEL=ADELEF=0.5V,COMP=2V OUTE 下降沿到 OUTF 上升沿时间与 OUTF 下降沿到 OUTE 上升沿时间的差值	-60	0	60	ns

电气特性

V_{DD}=12V，C_{VDD}= 1uF，CV_{REF}= 1uF，R_{AB}=R_{CD}=22.6KΩ，R_{EF}=13.3KΩ，R_{SUM}=124KΩ，R_{TMIN}=88.7KΩ，R_T=59KΩ连接至 VREF 或 5V 电源，T=25℃。

符号	说明	最小值	典型值	最大值	单位
轻负载效率管理					
T_{MIN}		425	525	625	ns
输出部分 OUTA、OUTB、OUTC、OUTD、OUTE、OUTF					
T_R	C_{LOAD}=100pF，输出上升沿时间		9	25	ns
T_F	C_{LOAD}=100pF，输出下降沿时间		7	25	ns
过温保护					
过温保护			160		℃
过温保护恢复			140		℃
过温保护迟滞			20		℃

功能时序图

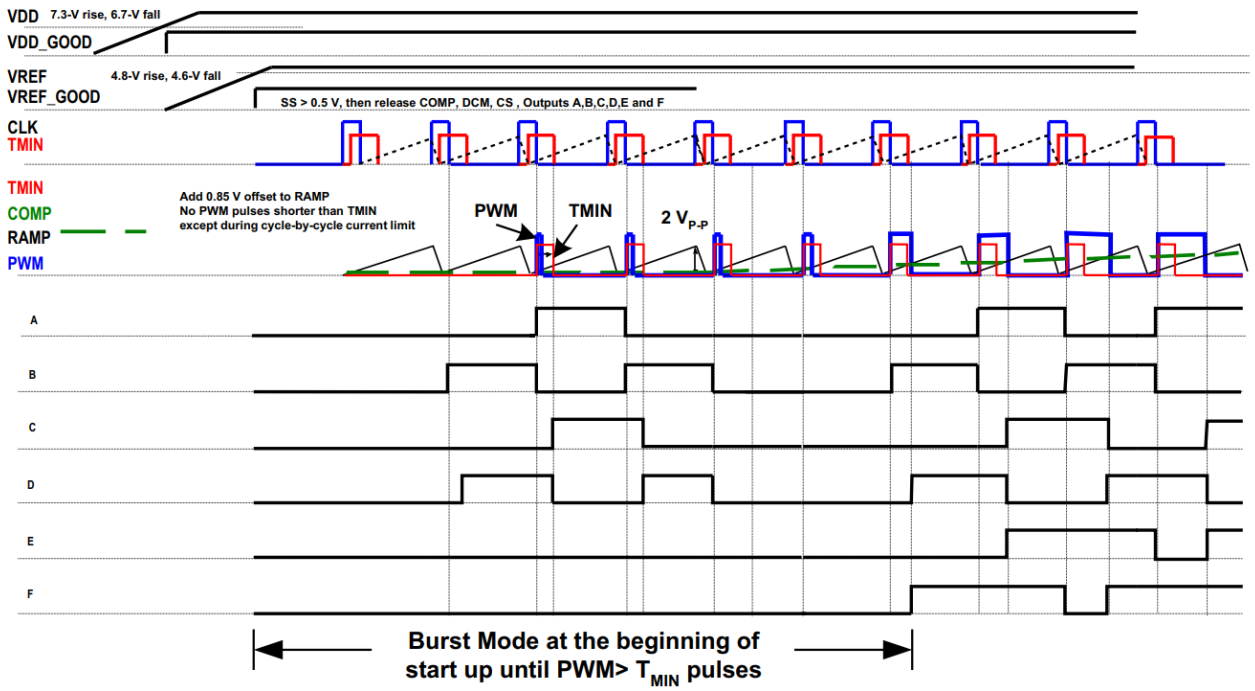


图 1 启动时序图

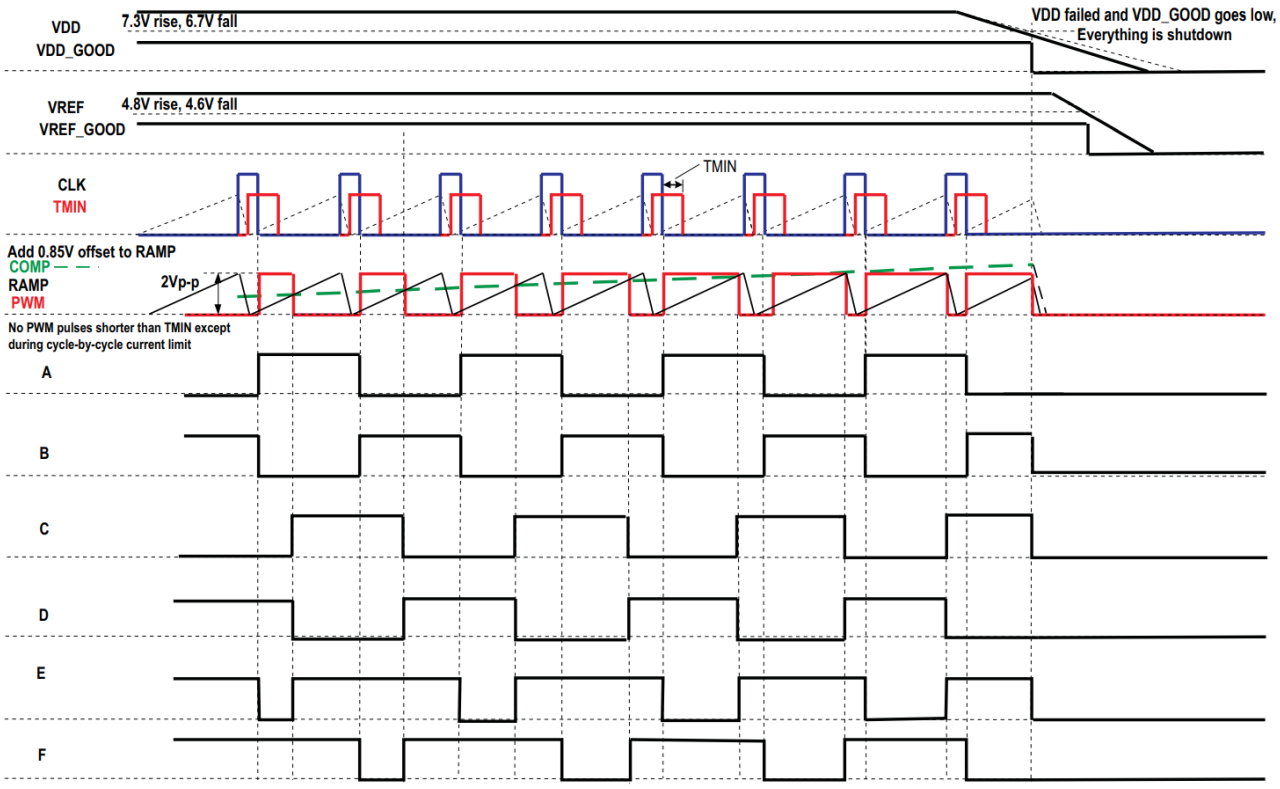


图 2 稳态和停机时序图

功能描述

➢ 概述

CSV3951芯片提供了相移全桥功率级所需的所有功能，包括两个同步整流器（SR）的栅极驱动输出以及四路全桥驱动输出。全桥驱动死区时间可通过 DELAB 和 DELCD 引脚设置。同时死区时间还可通过 ADEL 引脚根据负载水平动态调整。这允许用户优化死区并在整个工作范围内实现 ZVS。以类似的方式可以使用 DELEF 输入来优化全桥开关和次级 SR 之间的死区时间，其次还可通过 ADELEF 引脚采样负载输入到控制器。在轻负载条件下 DCM 引脚可用于关闭同步整流驱动，提高电路效率。如果系统环路决定的导通时间小于 TMIN 引脚设置的最小导通时间，芯片将进入轻载突发模式。

高负载应用中，两个或多个 CSV3951 可根据需要设置为主从控制。SS 引脚设置软启动时间，芯片可设置为电压模式或电流模式控制。电压模式和峰值电流模式中均提供逐周期电流限保护。外部可调的开关频率可以适用于 IGBT 和 MOSFET 驱动设计。

➢ 启动保护逻辑

CSV3951 启动前，必须满足以下条件：

- VDD 电压超过阈值 7.3V（典型值）。
- 5V 参考电压建立。
- 结温低于 140℃。
- 软启动电压不低于 0.65V。

如果满足所有这些条件，则产生内部使能信号 EN。软启动期间的占空比由 SS 引脚处的电压控制，且不低于 TMIN 管脚设置的占空比或逐周期电流设置的占空比。

➢ 参考电压（VREF）

具有短路保护功能的 5V（ ± 1.5%）参考电压 LDO 为内部电路供电，可以提供 20 mA 的外部输出电流。

➢ 误差放大器（EA+、EA−、COMP）

误差放大器有两个输入，EA+和 EA−，具有 3MHz 的单位增益带宽，允许灵活地关闭反馈回路。EA+是同相输入，EA−是反相输入，COMP 是误差放大器的输出。确保误差放大器输入电压共模范围为 0.5V 至 3.6V。误差放大器的输出在内部连接到 PWM 比较器的同相输入，调节输出占空比。

➢ 软启动

软启动引脚 SS 可根据以下操作进行相对应的功能：

- 闭环软启动，占空比从 TMIN 设定的最小值逐渐增加到调节输出电压所需的稳态占空比。
- 在逐周期过电流限制期间设置打嗝模式条件。
- 芯片的使能控制。

➢ 软启动(续)

在软启动期间，SS 或 EA+引脚处的电压之一设置闭合反馈回路的参考电压。SS 和 EA+信号都是误差放大器的同相输入，COMP 引脚是其输出。因此，软启动总是在闭环反馈回路下进行，并且 COMP 引脚处的电压设置输出占空比。COMP 引脚电压定义的占空比不能短于 TMIN 设置的最小占空比。

如果通过逐周期电流限制设置了输出的最小占空比，则优先与 COMP 或 TMIN 所设置的最小占空比。

软启动持续时间由连接在 SS 和地之间的外部电容器 C_{SS} 和 25μA 的内部充电电流控制。将软启动引脚从外部下拉到 0.65V 以下，芯片关闭。软启动引脚的下拉释放使芯片能够启动，如果没有电流限制条件，则输出占空比逐渐增加，直到环路决定的稳态占空比。因此，对于给定的软启动时间 T_{SS}，C_{SS} 值可以由以下公式计算：

$$C_{SS(master)}=\frac{T_{SS}*25uA}{(0.65+EA+)}$$

$$C_{SS(slave)}=\frac{T_{SS}}{825K*Ln(\frac{20.6}{20.6-0.65-EA+})}$$

例如，在第一个公式中，如果软启动时间 T_{SS} 设置为 10ms，并且 EA+引脚为 2.5V，则软启动电容 C_{SS} 等于 82nF。

➢ 轻负载效率管理

CSV3951 提供了四种不同的轻负载效率管理技术，用于在宽负载电流范围内提高转换器的效率。

1.自适应延迟：

ADEL，在宽负载电流下设置并优化原边开关的死区时间

ADELEF，设置并优化原边开关和次级边开关的死区时间

2.TMIN，只要芯片不处于逐周期电流限制模式，用于设置最小脉冲宽度。

3.DCM 模式下的动态同步整流器开/关控制，以提高轻负载下的效率。当 CS 引脚的电压低于用户设置的阈值时，进入 DCM 模式，同步输出驱动信号 OUTE 和 OUTF 为低电平。

4.突发模式，在非常轻的负载或无负载时实现最大效率。进入突发模式的条件为系统决定的脉冲宽度小于 TMIN 设置的最小脉冲宽度。

➢ 自适应死区时间

DELAB 引脚到 GND 的电阻 R_{AB}、CS 引脚到 ADEL 的分压电阻 R_{AHI} 和 R_A，设置了 OUTA 与 OUTB 任一下降或上升之间的延迟 T_{ABSET}（图 2）。

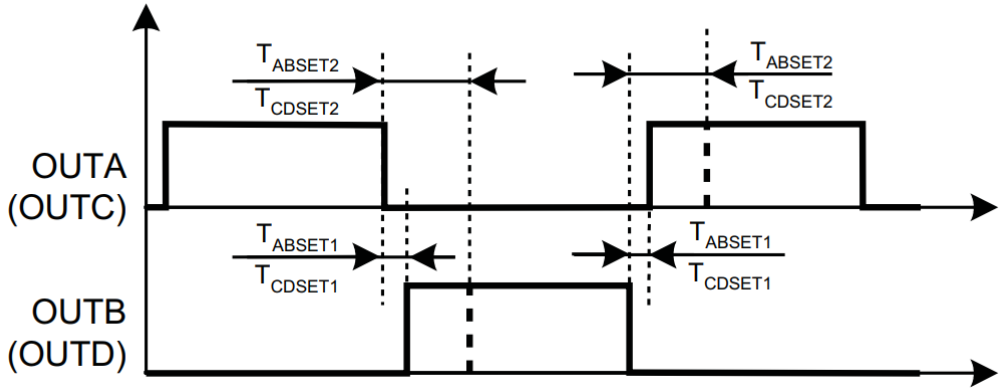


图 2 OUTA 和 OUTB、OUTC 和 OUTD 之间的延迟定义

该延迟随着 CS 信号从 T_{ABSET1}（在 V_{CS}=1.8V 下测量）到 T_{ABSET2}（在 V_{CS}=0.6V 下测量）的变化而逐渐增加。确保不会出现穿通电流并优化了在宽负载电流范围内实现 ZVS 条件的延迟。最长和最短延迟之间的比率由电阻分压器 R_{AHI} 和 R_A 设置，通过将 CS 和 ADEL 引脚连接在一起，可以实现最大比率。如果 ADEL 连接到 GND，则延迟是固定的，仅由 DELAB 到 GND 的电阻 R_{AB} 定义。输出 OUTC 和 OUTD 的延迟 T_{CDSET1} 和 T_{CDSET2} 设置及其行为与 OUTA 和 OUTB 所描述的相似。不同之处在于连接在 DELCD 引脚和 GND 之间的电阻 R_{CD} 设置延迟 T_{CDSET}。最长和最短延迟之间的比率由电阻分压器 R_{AHI} 和 R_A 设置。延迟时间 T_{ABSET} 由以下公式计算：

$$T_{ABSET}=(\frac{5*R_{AB}}{0.26V+CS*K_A*1.3})ns$$

注：

- R_{AB} 单位为 KΩ
- CS 处的电压单位为伏特
- K_A 是 0 至 1 范围内的数值系数
- 延迟时间 T_{ABSET} 单位为 ns

除了 R_{AB} 被 R_{CD} 代替，相同的公式同样可用于定义另一支路中的延迟时间 T_{CDSET}。

$$T_{CDSET}=(\frac{5*R_{CD}}{0.26V+CS*K_A*1.3})ns$$

注：

- R_{CD} 单位为 KΩ
- CS 处的电压单位为伏特
- K_A 是 0 至 1 范围内的数值系数
- 延迟时间 T_{ABSET} 单位为 ns

以上公式均为经验公式，它们是根据测量数据近似得出的。因此公式式中没有单位一致性。例如，假设 R_{AB}=15 kΩ，CS=1 V，K_A=0.5。则 T_{ABSET} 时间约为 90ns。

从 DELEF 引脚到 GND 的电阻 R_{EF}、CS 引脚到 ADELEF 引脚的电阻分压器 R_{AEFHI}、ADELEF 到 GND 引脚的电阻 R_{AEF} 在输出 OUTA 或 OUTB 变低和相关输出 OUTF 或 OUTE 变低之间设置相等的延迟 T_{AFSET} 和 T_{BESET}（图 3）。

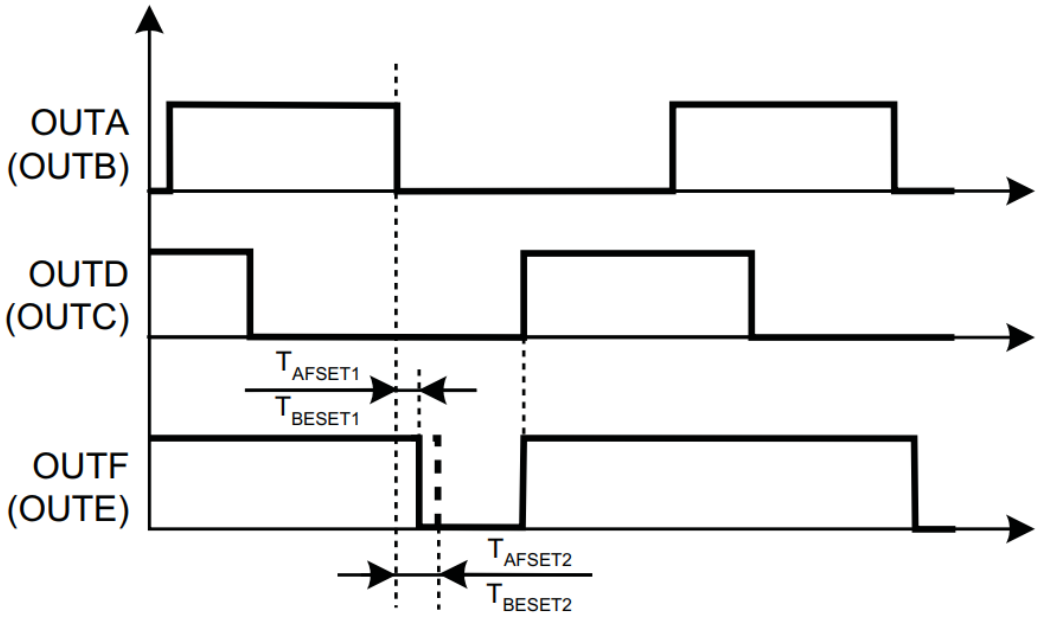


图 3 OUTA 和 OUTF、OUTB 和 OUTE 之间的延迟定义

这些延迟随着 CS 信号从 T_{AFSET1}（在 V_{CS}=0.2V 下测量）到 T_{AFSET2}（在 V_{CS}=1.8V 下测量。这与 DELAB 和 DELCD 行为相反，该延迟为当 CS 引脚处的信号最大时最长（T_{AFSET2}），而当 CS 信号最小时最短（T_{AFSET1}）。这种方法将减少同步整流器 MOSFET 体二极管的导通时间，提高了整体效率。最长和最短延迟之间的比率由电阻分压器 R_{AEFHI} 和 R_{AEF} 设置。如果 CS 和 ADELEF 相等，则比率最大。如果 ADELEF 连接到 GND，则延迟是固定的，仅由从 DELEF 到 GND 的电阻 R_{EF} 决定。

延迟时间 T_{AFSET} 由以下公式定义，该公式同时还定义了延迟时间 T_{BESET}。

$$T_{AFSET}=\left(\frac{5*R_{EF}}{2.65V-CS*K_{EF}*1.32}\right)ns+4ns)$$

注：

- R_{EF} 单位为 KΩ
- CS 处的电压单位为伏特
- K_{EF} 是 0 至 1 范围内的数值系数
- 延迟时间 T_{AFSET} 单位为 ns

上述公式均为经验公式，它们是根据测量数据近似得出的。因此公式式中没有单位一致性。假设 R_{EF}=15KΩ，CS=1V，K_{EF}=0.5。那么 T_{AFSET} 将是 41.7ns。

➢ 最小脉冲（TMIN）

从 TMIN 引脚到 GND 的电阻 R_{TMIN} 设置固定的最小脉冲宽度。并在轻负载下启用 ZVS。如果反馈回路所要求的输出 PWM 脉冲连续两个小于 TMIN 脉冲，则芯片进入突发模式。TMIN 持续时间取决于变压器维持 ZVS 所需的时间。TMIN 脉冲从 OUTA 的上升沿到 OUTD 的下降沿测量，或者从 OUTB 的上升沿到 OUTC 的下降沿。最小脉冲 TMIN 由以下公式定义：

$$TMIN=(5.92*R_{TMIN})ns$$

注：

- TMIN 单位为 ns
- R_{TMIN} 单位为 KΩ

➢ 突发模式

如果环路决定的占空比低于 TMIN 设置的占空比，则芯片进入突发模式。芯片将始终向电力变压器提供偶数个开关周期。控制器在 OUTB 和 OUTC 决定的周期结束后退出突发模式。如果环路决定的占空比仍然低于 TMIN 设置的占空比，则芯片进入关断模式。然后等待到环路占空比等于或高于 TMIN 设置的占空比，在 COMP 电压变低而芯片关闭 TMIN 或 PWM 占空比之前。

➢ 开关频率设置

RT 引脚通过外部电阻连接至 VREF 设置开关频率，同时 SYNC 输出频率等于内部振荡器频率，此时可将芯片设置为主控制器。将 RT 经过外部电阻连接到地，芯片将配置为从控制器。如果启用打嗝模式，则将 825KΩ 与 SS 电容器并联。如果将所有控制的 SYNC 连接在一起，则从控制器以相对于主控制器相移 90°

CSV3951 内部有一个时钟振荡器，频率为控制器输出的两倍。下列公式可计算转换器的标称开关频率（RT 管脚和 VREF 之间的电阻 RT）：

$$F_{SW(nom)}=\left(\frac{2.5*10^{3}}{\left(\frac{R_T}{V_{REF}-2.5V}+1*\frac{K\Omega}{V}\right)}\right)kHz$$

注：

- RT 单位为 KΩ
- VREF 单位为伏特
- F_{SW}（标称）单位为 kHz

同样的，上述公式为经验近似值，因此没有单位一致性。例如，假设 VREF=5V，RT=65KΩ，那么开关频率 F_{SW}（标称）约为 92.6kHz

➢ 斜坡补偿（RSUM）

为防止在峰值电流模式（PCM）控制下或在占空比高于 50%的逐周期电流限制中出现次谐波振荡，CSV3951 提供了斜坡补偿功能。斜坡补偿将额外的斜坡信号添加到 CS 信号中，并应用于：

- 峰值电流模式控制下的 PWM 比较器。
- 逐周期比较器的输入。

在低占空比和轻负载时，斜坡补偿功能降低了峰值电流模式的噪声灵敏度。

将 RSUM 引脚通过电阻接地，设置控制器在 PCM 控制下工作。将 RSUM 引脚通过电阻连接到 VREF 将控制器切换到电压模式控制（VMC）。在 VMC 中 RSUM 处电阻为逐周期电流限提供 CS 信号斜坡补偿。也就是说，在 VMC 中，斜坡补偿仅应用于逐周期比较器，而在 PCM 中斜坡补偿应用于 PWM 和逐周期电流限两者。斜坡补偿电路的工作逻辑如图 4 所示：

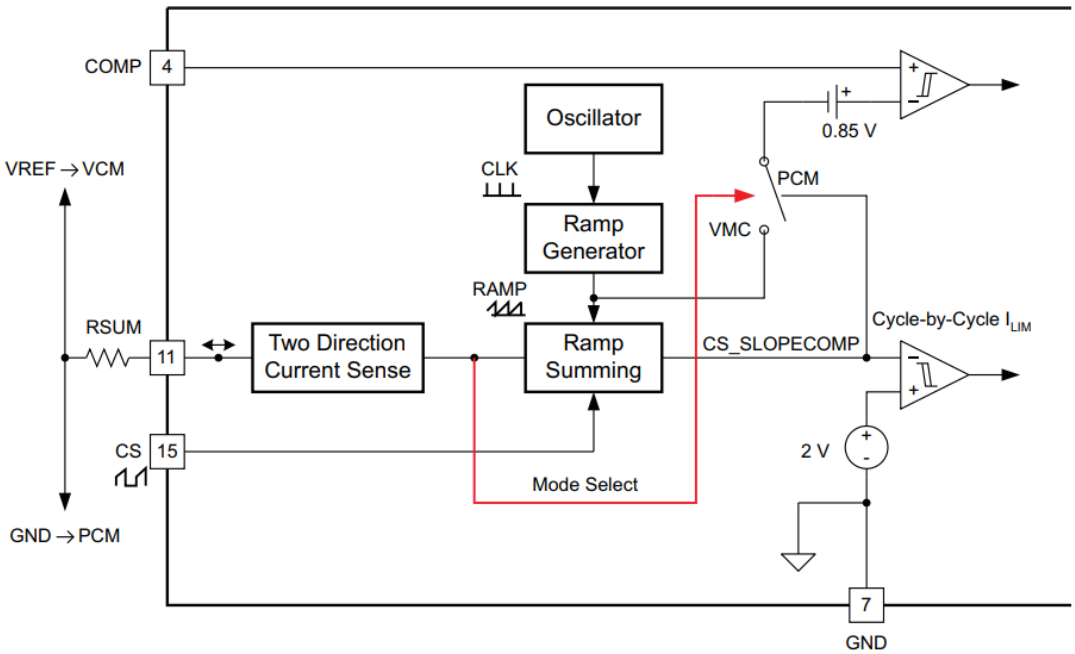


图 4 斜坡补偿电路的工作逻辑

➢ 动态 SR 开/关 控制（DCM 模式）

由 VREF 引脚和 DCM 之间的电阻分压器 R_{DCMHI} 以及 DCM 引脚和 GND 之间的 R_{DCM} 分压得到 DCM 引脚处的电压与电流检测引脚 CS 电压进行比较。如果 CS 引脚电压低于 DCM 引脚阈值电压，则控制器启动轻负载节能模式关闭同步整流器 OUTE 和 OUTF。如果 CS 引脚电压高于 DCM 引脚阈值电压，则控制器以 CCM 模式运行。将 DCM 引脚连接到 VREF 使控制器在 DCM 模式下运行，并关闭 OUTE 和 OUTF 输出。将 DCM 引脚短接至 GND 将禁用 DCM 功能，并且控制器在所有条件下都以 CCM 模式运行。

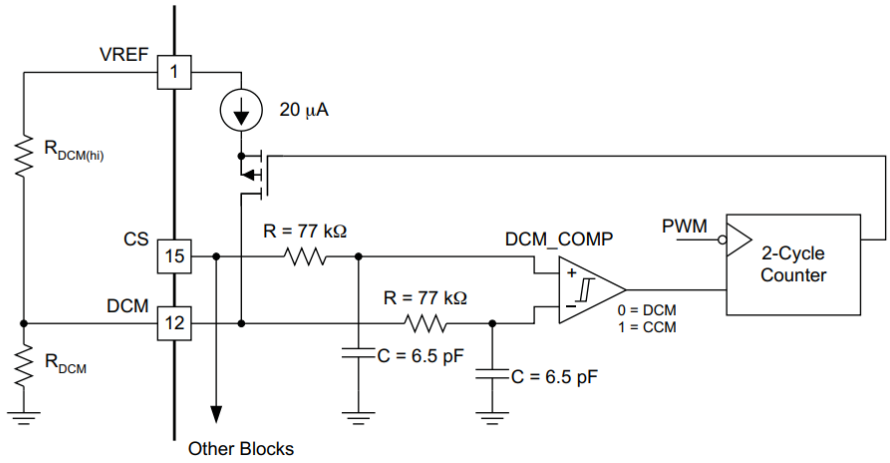


图 5 DCM 功能模块

图中 20µA 电流仅在系统处于 DCM 模式时触发，不会影响节点电压。因此，当处于 DCM 模式时，DCM 阈值为分压器加上下式公式中的 ΔV。当处于 CCM 模式时，阈值为电阻分压器设置的电压。当 CS 引脚达到 DCM 引脚上设置的阈值时，系统等待两个连续的下降沿 PWM 周期，然后从 CCM 切换到 DCM，反之亦然。迟滞的大小是外部电阻分压器阻抗的函数。可以使用下式计算迟滞：

$$\triangle V = 2 * 10^{-5} \frac{R_{DCMHI} * R_{DCM}}{R_{DCMHI} + R_{DCM}}$$

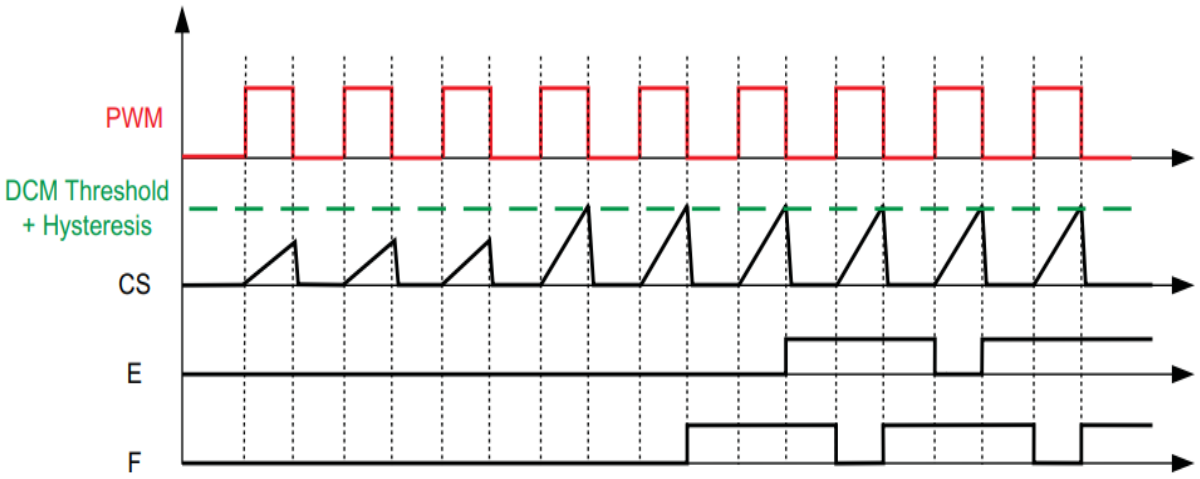


图 6 DCM 切换至 CCM 模式

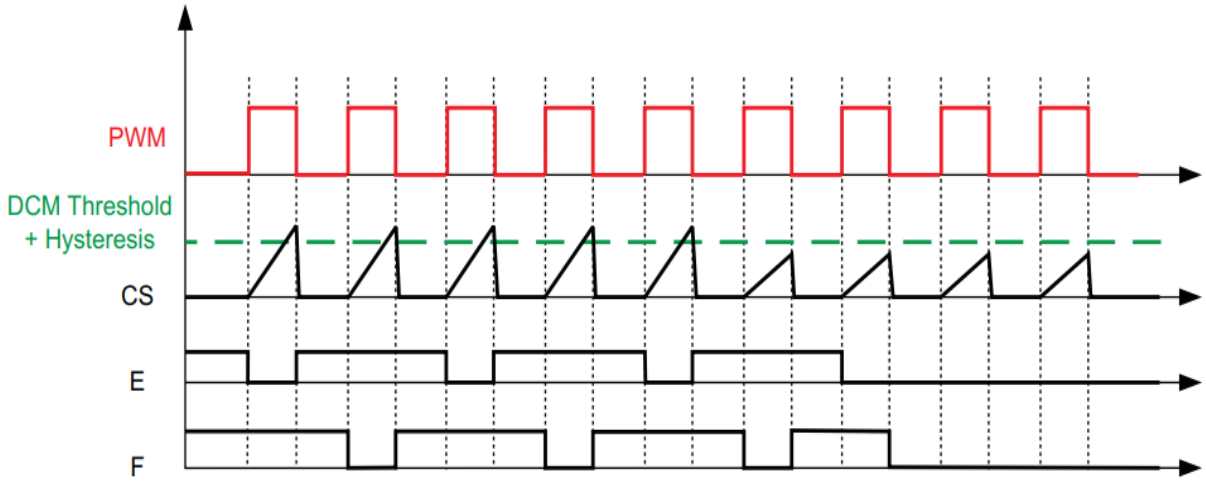


图 7 CCM 切换至 DCM 模式

控制器必须在输出电感器电流为正的时候切换到 DCM 模式。如果当控制器切换到 DCM 模式时输出电感器电流为负，则同步 FET 将看到大的 V_{DS} 尖峰并可能损坏。

➢ 电流检测（CS）

电流检测引脚 CS 的信号用于逐周期电流限制、峰值电流模式控制、轻负载效率管理以及设置输出 OUTA、OUTB、OUTC、OUTD 的延迟时间和输出 OUTE、OUTF 的延迟时间。在 CS 和 GND 之间连接电流检测电阻 R_{CS}。为了防止潜在的噪声干扰，建议在 CS 引脚上连接一个小的 RC 滤波器。在 PWM 比较器关闭后，CS 引脚上有一个 200Ω下拉开关。这有助于在下一个开关周期之前重置 CS 信号。

➢ 逐周期电流限保护和打嗝模式

当负载电流超过预定阈值时，逐周期电流限在转换器的初级侧提供峰值电流限制。对于峰值电流模式控制，需要一定的前沿消隐时间，以防止控制器因开关噪声而误关断。在 CS 输入端提供内部 30ns 滤波器，从 CS 引脚到输出的总传播延迟 T_{CS} 为 100ns。如果功率级需要更多的消隐时间，则仍需要外部 RC 滤波器。针对电流互感器检测，优化了 2V ± 3%逐周期电流限制阈值。转换器在逐周期电流限制下运行的持续时间取决于软启动电容器的值以及过电流条件的严重程度。此时 SS 引脚的内部放电电流 I_{DS} 对电容进行放电，放电电流如下公式：

$$I_{DS(master)} = (-25 * (1 - D) + 5)uA$$

$$I_{DS(slave)} = (-25 * (1 - D))uA$$

软启动电容值还决定打嗝模式关闭持续时间。图 8 显示了转换器在不同操作模式下的行为，以及相关的软启动电容器充电和放电电流。

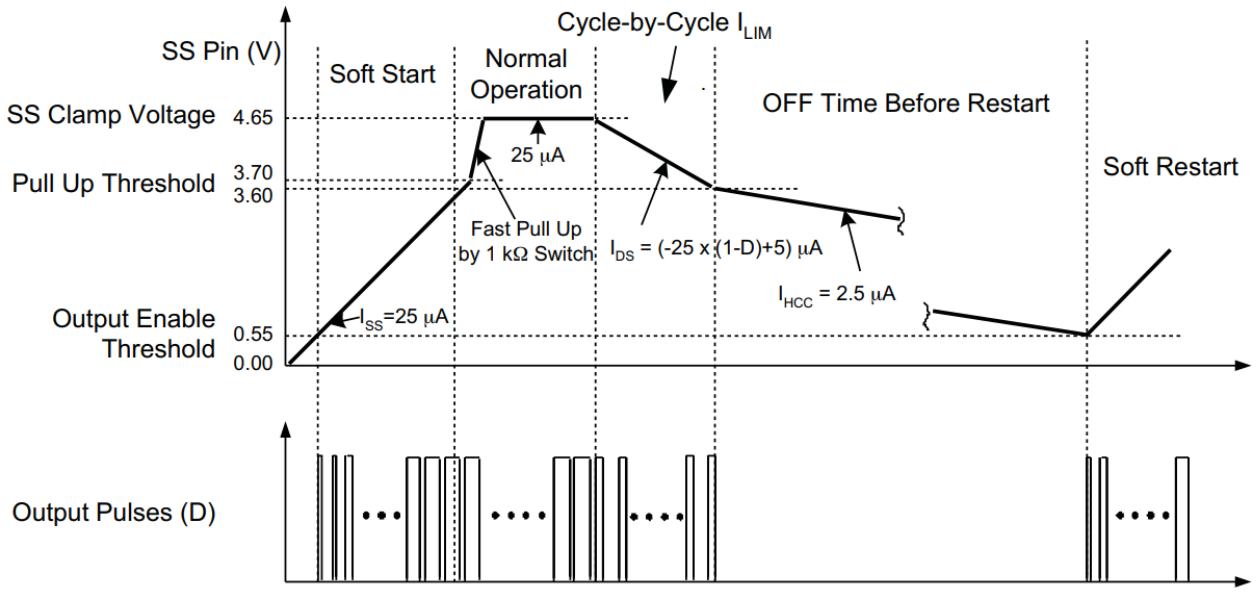


图 8 软启动电压时序图

当占空比接近零时，最大放电电流为 20μA，该电流设置了逐周期电流限持续的最短时间，时间通过以下公式计算：

$$T_{CL(on_master)}=\frac{C_{SS}*(4.65V-3.7V)}{20uA}$$

$$T_{CL(on_slave)}=\frac{C_{SS}*(4.65V-3.7V)}{25uA}$$

因此，如果选择软启动电容器 C_{SS} = 100nF，则 $T_{CL(ON)}$ 时间约为 5ms。

计算重启前打嗝关闭时间 T_{CL}（off），可以使用以下公式计算：

$$T_{CL(off_master)}=\frac{C_{SS}*(3.6V-0.65V)}{2.5uA}$$

$$T_{CL(off_slave)}=\frac{C_{SS}*(3.6V-0.65V)}{4.9uA}$$

在相同的软启动电容器值 100nF 的情况下，重启前的关闭时间将为 122ms。注意，如果在启动期间软启动电容电压达到 3.7V 阈值之前发生过电流情况，则控制器限制电流，但软启动电容继续充电。一旦达到 3.7V 阈值，软启动电压就会被内部 1kΩ $R_{DS(on)}$ 开关迅速拉高至 4.65V 阈值，并且通过对软启动电容器放电开始逐周期电流限制持续时间计时。根据具体的设计要求，用户可以通过向软启动电容器施加外部充电或放电电流来覆盖此默认行为。图 8 显示了整个逐周期电流限和打嗝操作。在该示例中，逐周期电流限制持续约 5ms，随后是 122ms 的关断时间。

如果 SS 和 VREF 引脚之间连接有上拉电阻器，则用户可以禁用重启时的打嗝模式。如果电阻器提供的上拉电流超过 2.5μA，则控制器保持在闭锁模式。在这种情况下，计算外部软启动电容器值时要考虑额外的上拉电流。如果软启动电容器被强制放电到 0.65V 以下或 VDD 电压降低到 UVLO 阈值以下，则可以从外部重置锁存模式。

➢ 同步功能（SYNC）

CSV3951 通过将所有 SYNC 引脚连接在一起以及通过将控制器配置为主控制器或从控制器，允许在同步模式下灵活配置转换器。配置为主控制器（RT 连接电阻到 VREF）的控制器在 SYNC 引脚处提供频率等于转换器频率 F_{SW} 的 2 倍和 0.5 占空比的同步脉冲。配置为从控制器（RT 连接电阻到 GND 以及 SS 引脚和 GND 间的 825kΩ 电阻）不会产生同步脉冲。从控制器将其自身时钟与同步信号的下降沿同步，从而相对于主转换器的频率 F_{SW} 进行 90° 相移。全桥转换器中的输出电感器的开关频率是变压器的两倍。这意味着输出电感器以 $2 \times F_{SW}$ 工作。这意味着主控制器和从控制器之间的 90° 相移在输出电感器中的电流之间产生 180° 相移，从而实现最大纹波消除。

如果未使用同步功能，则 SYNC 引脚可以保持悬空，但通过 10kΩ 将 SYNC 引脚连接到 GND，将减少噪声和开关频率抖动。

- 如果任何转换器被配置为从设备，则 SYNC 频率必须大于或等于转换器频率的 1.8 倍。
- 在收到至少一个同步脉冲之前，从转换器不会启动。
- 如果任何或所有转换器被配置为从控制器，则每个转换器在接收到至少一个同步脉冲后以其自己的频率运行而不同步。因此，如果在从转换器存在同步脉冲的中断，则控制器使用其自身的内部时钟来工作，该时钟频率由 RT 连接到 GND 的电阻来设置。
- 在主模式下，在 SS 引脚超过开启阈值（0.65 V）后，SYNC 脉冲开始。
- 即使未接收到同步脉冲，从控制器也开始产生 SS 电压。
- 建议主控制器上的 SS 在从控制器上的 SS 启动之前启动；因此，主控制器上的 SS 引脚必须在从控制器上的 SS 开始正常操作之前达到其开启阈值电压。同时还建议将主控制和从控制上的 TMIN 电阻器设置为相同的值。

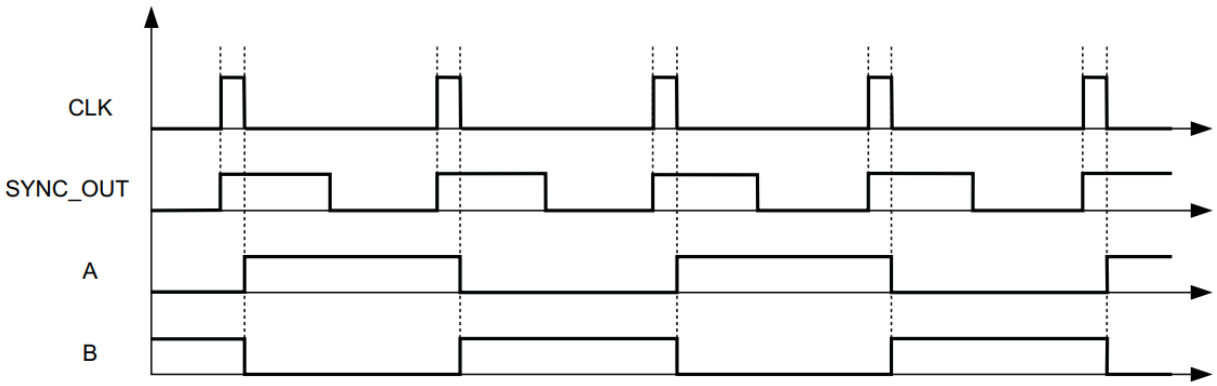


图 9 SYNC_OUT（主模式）时序图

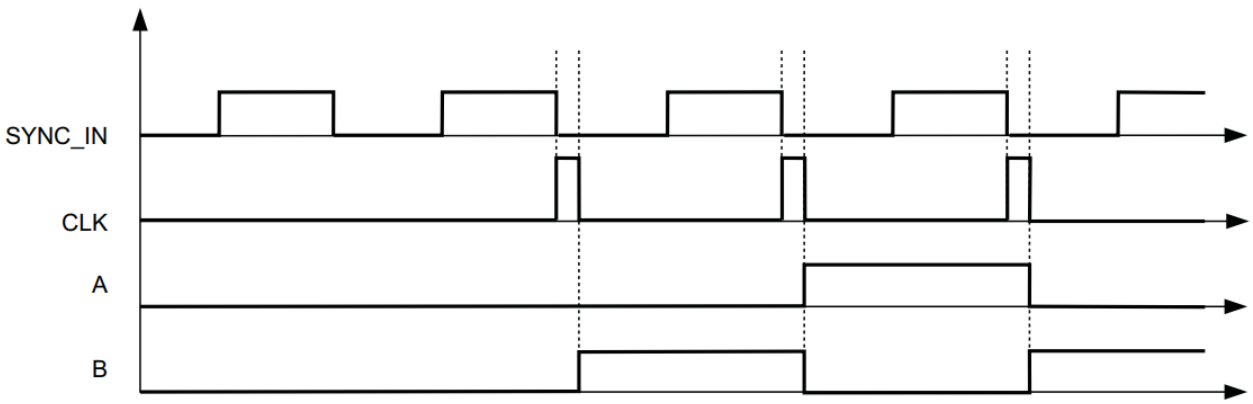


图 10 SYNC_OUT（从模式）时序图

➢ 输出部分（OUTA、OUTB、OUTC、OUTD、OUTE、OUTF）

CSV3951芯片具有驱动超前桥臂的输出OUTA、OUTB，该输出设置了相移全桥功率级功率MOSFET的占空比，以及驱动滞后桥臂的输出OUTC、OUTD，如图11中的典型时序图所示。输出OUTE和OUTF被用于驱动同步整流器 MOSFET。这些输出具有 200mA 峰值电流能力，设计用于驱动相对较小的电容性负载，如外部MOSFET或IGBT驱动器的输入。建议的负载电容不应超过100 pF。输出信号的摆幅等于VDD电压。

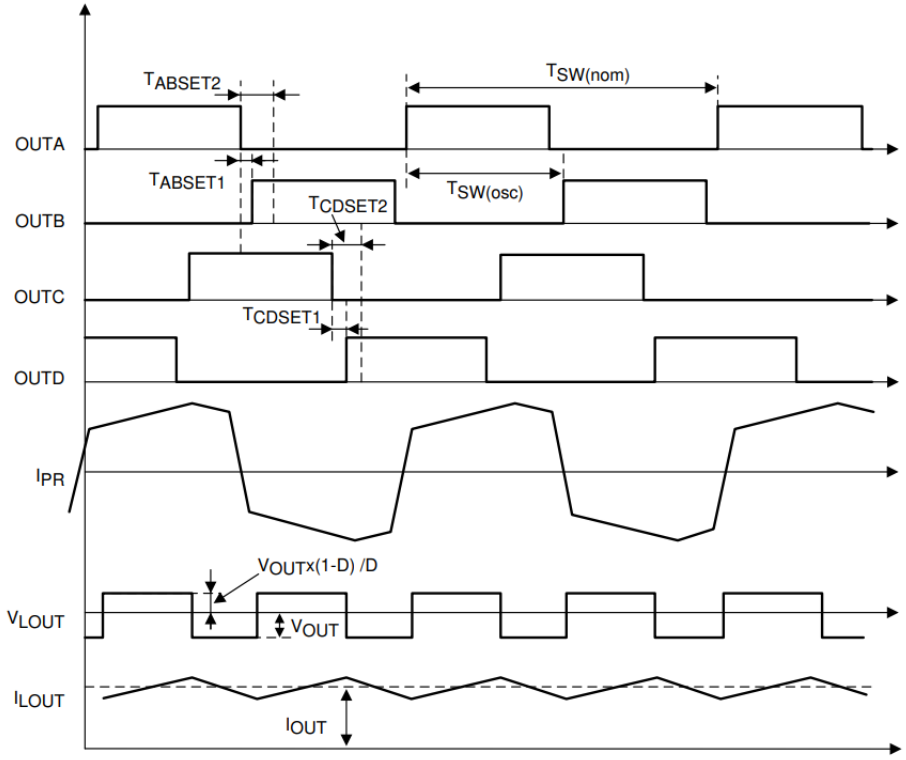


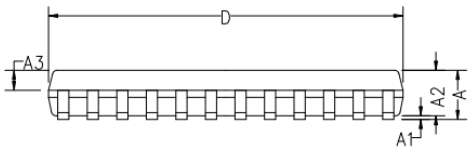
图 11 相移转换器波形

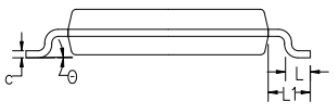
➢ 电源电压（VDD）

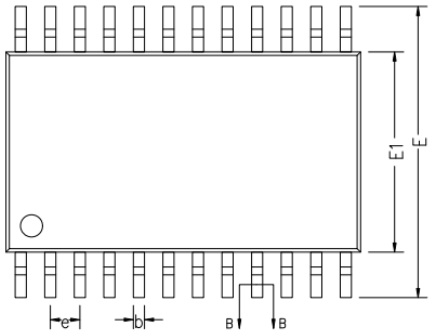
芯片电源电压范围8V至17V。建议旁路电容至少1μF，同时从外加电源到VDD引脚使用串联的10Ω电阻，以形成带有C_{VDD}电容的RC滤波器。

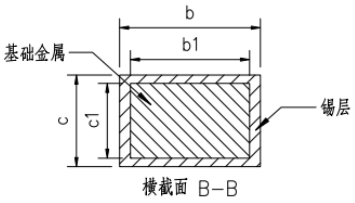
封装外型图

TSSOP24









符号	单位(毫米)		
	最小值	常规值	最大值
A	–	–	1.20
A1	0.05	–	0.15
A2	0.80	1.00	1.05
A3	0.39	0.44	0.49
b	0.20	–	0.29
b1	0.19	0.22	0.25
c	0.13	–	0.18
c1	0.12	0.13	0.14
D	7.70	7.80	7.90
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	理论值0.65		
L	0.45	0.60	0.75
L1	参考值1.00		
θ	0°	–	8°

重要声明

苏州锴威特半导体股份有限公司保留更改规格的权利，恕不另行通知。苏州锴威特半导体股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任。苏州锴威特半导体股份有限公司没有为用于特定目的产品提供使用和应用支持的义务。苏州锴威特半导体股份有限公司不会转让其专利许可以及任何其他的相关许可权利。