全桥 PWM 控制器

产品描述

CSV3545 包含使用电流模式或电压模式控制实现半桥或全桥拓扑功率转换器所需的所有功能，适用于隔离式 DC-DC 转换器的初级侧，输入电压高达 100V。

这种高度集成的控制芯片为两个外部桥接器提供栅极驱动，同时为次级同步整流器提供驱动信号。

外部电阻可设置主输出和同步整流输出之间的前沿和后沿死区时间。其他功能包括：逐周期限流、打嗝模式重启、过温保护、可调软启动、同步整流器软启动，以及具有同步功能的 2MHz 振荡器。

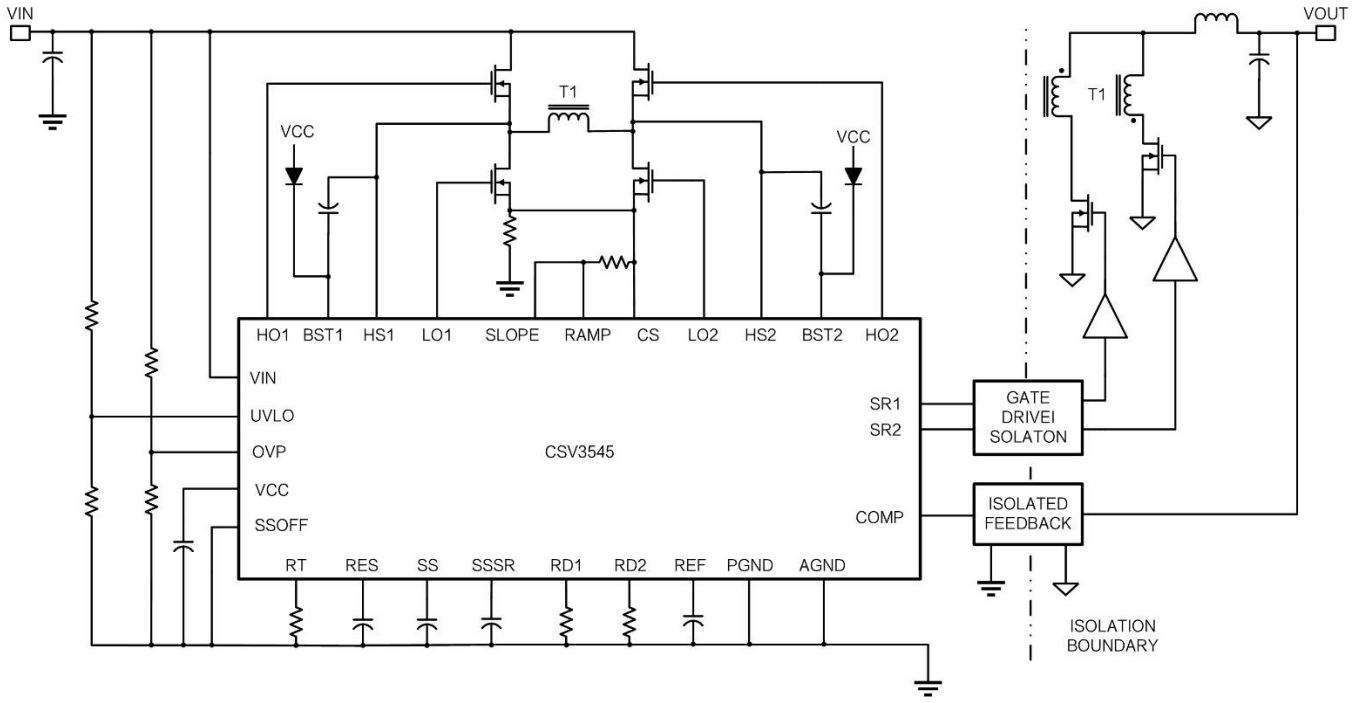
产品特点

- 小型的、高功率密度、高集成度控制芯片
- 内置100V高压启动电路
- 智能同步整流输出启动
- 在UVLO模式和打嗝模式下禁用同步整流输出
- 外部独立可调的死区时间
- 四个大电流全桥栅极驱动
- 高带宽光耦接口
- 可配置为电流模式或电压模式控制
- 双模式过流保护
- 外部电阻设置振荡器频率，最高可达2MHz
- 输入欠压和过压保护外部可设置
- 封装形式eTSSOP28和QFN5×5-28L

应用领域

- 电动自行车
- 通信电源
- 太阳能逆变器

典型应用

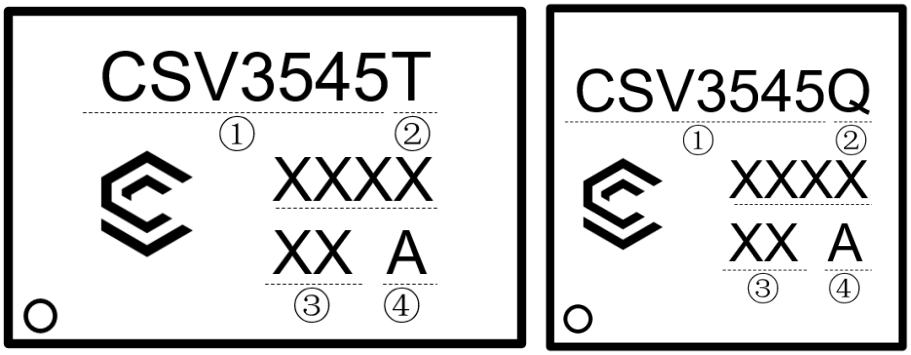


订购信息

产品型号	订货信息	封装类型	包装方式
CSV3545T	CSV3545T	eTSSOP28	编带/料管
CSV3545Q	CSV3545Q	QFN5×5-28L	编带

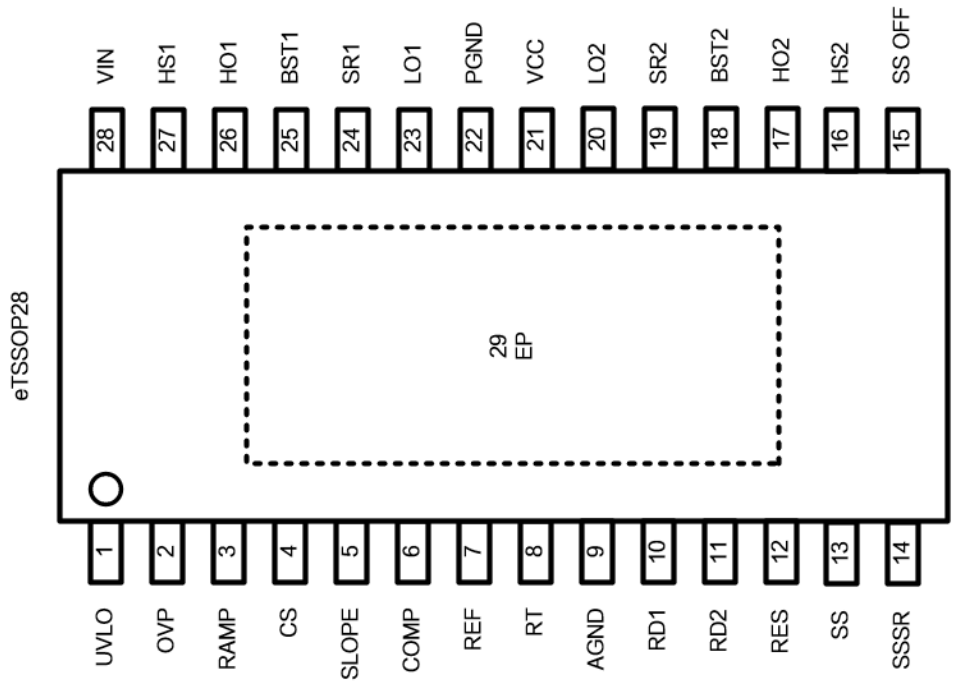
产品标识信息：

① 产品型号
② 封装形式： “T”代表eTSSOP28
“Q”代表QFN5×5-28L
③ 产品生产批号
④ 产品内部控制标志



eTSSOP28标识示意图　　QFN5×5-28L标识示意图

管脚定义

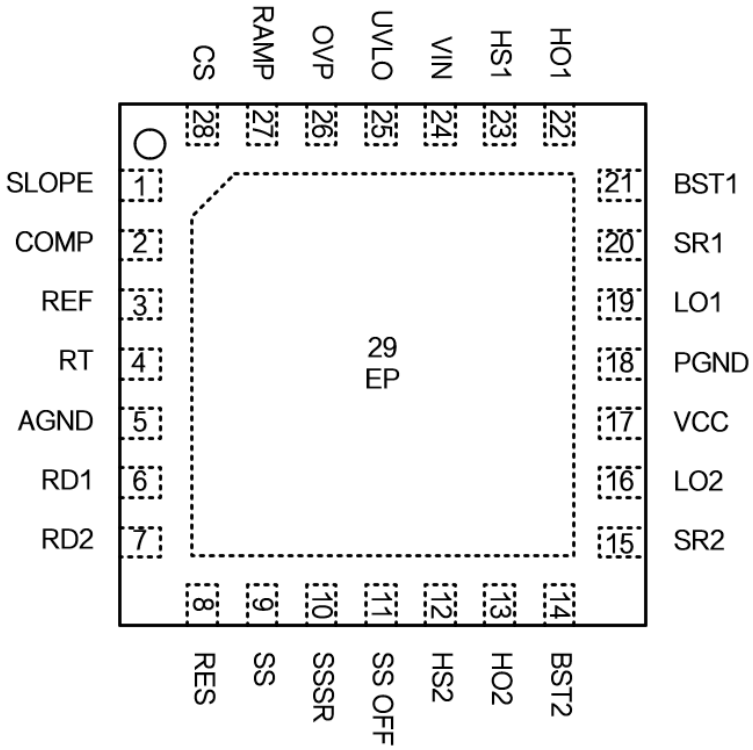


序号	名称	功能描述
1	UVLO	输入欠压检测端
2	OVP	输入过压检测端
3	RAMP	PWM 比较器正输入端
4	CS	电流采样端
5	SLOPE	斜坡补偿端
6	COMP	环路调节端
7	REF	5V 基准
8	RT	频率控制电阻
9	AGND	模拟地
10	RD1	同步整流上升延迟设置端
11	RD2	同步整流下降延迟设置端
12	RES	打嗝保护定时端
13	SS	主输出软启动端
14	SSSR	同步整流输出软启动端

接上表

15	SS_OFF	软关断使能端
16	HS2	高边地
17	HO2	高边输出端
18	BST2	高边电源端
19	SR2	同步整流输出端
20	LO2	低边输出端
21	VCC	芯片电源端
22	PGND	功率地
23	LO1	低边输出端
24	SR1	同步整流输出端
25	BST1	高边电源端
26	HO1	高边输出端
27	HS1	高边地
28	VIN	电源输入端
29	EP	散热片

QFN5×5-28L

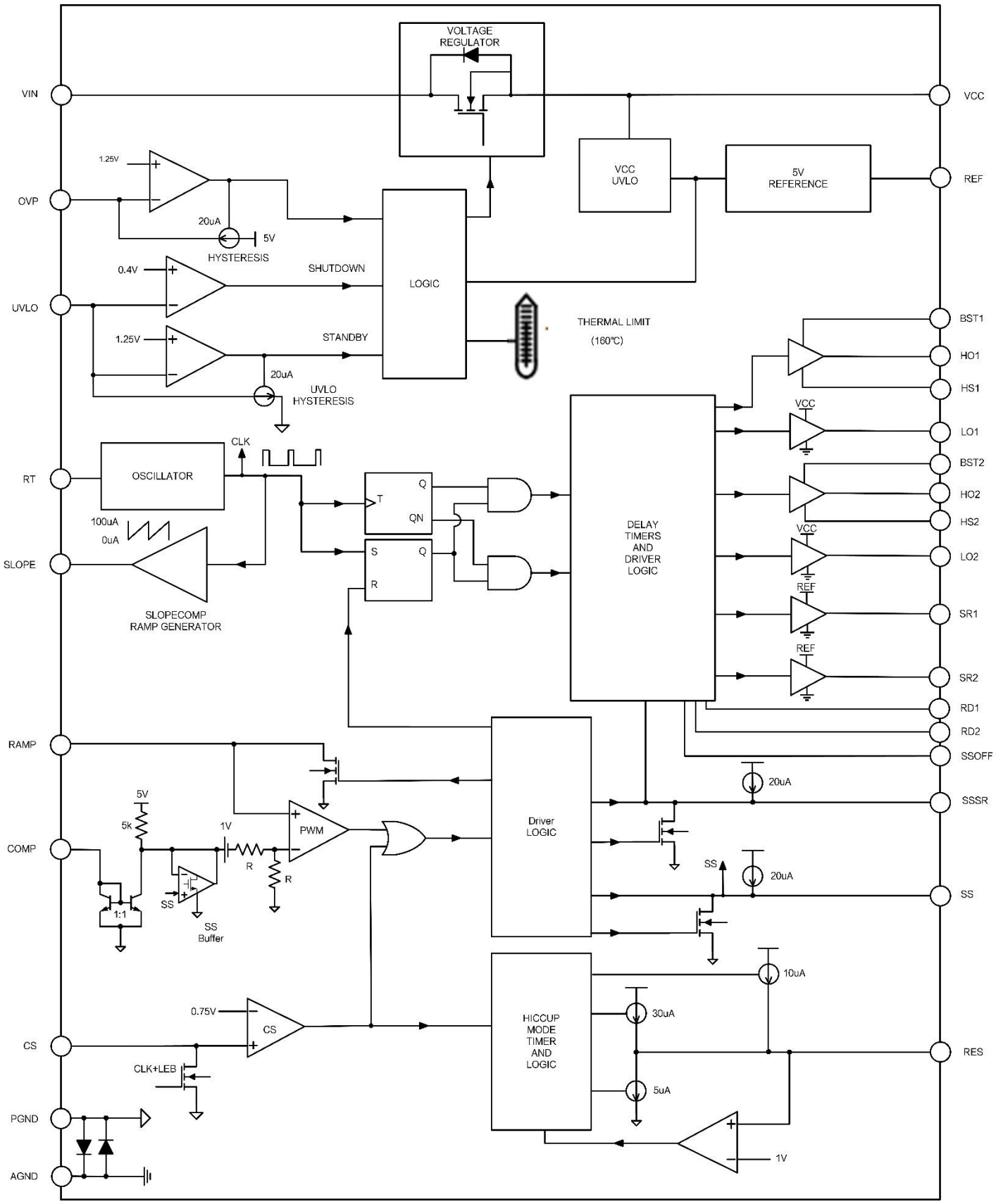


序号	名称	功能描述
1	SLOPE	斜坡补偿端
2	COMP	环路调节端
3	REF	5V 基准
4	RT	频率控制电阻
5	AGND	模拟地
6	RD1	同步整流上升延迟设置端
7	RD2	同步整流下降延迟设置端
8	RES	打嗝保护定时端
9	SS	主输出软启动端
10	SSSR	同步整流输出软启动端
11	SS_OFF	软关断使能端
12	HS2	高边地
13	HO2	高边输出端

接上表

14	BST2	高边电源端
15	SR2	同步整流输出端
16	LO2	低边输出端
17	VCC	芯片电源端
18	PGND	功率地
19	LO1	低边输出端
20	SR1	同步整流输出端
21	BST1	高边电源端
22	HO1	高边输出端
23	HS1	高边地
24	VIN	电源输入端
25	UVLO	输入欠压检测端
26	OVP	输入过压检测端
27	RAMP	PWM 比较器正输入端
28	CS	电流采样端
29	EP	散热片

功能框图


VOLTAGE REGULATOR
VIN
VCC
VCC UVLO
5V REFERENCE
REF
1.25V
OVP
20uA
5V
HYSTERESIS
0.4V
SHUTDOWN
LOGIC
UVLO
THERMAL LIMIT
(160℃)
1.25V
STANDBY
20uA
UVLO HYSTERESIS
BST1
HO1
HS1
LO1
BST2
HO2
HS2
LO2
SR1
SR2
RD1
RD2
SSOFF
SSSR
SS
RES
CLK
RT
OSCILLATOR
100uA
0uA
SLOPE
SLOPECOMP RAMP GENERATOR
T
Q
QN
S
R
DELAY TIMERS AND DRIVER LOGIC
RAMP
COMP
5V
5k
1V
PWM
R
R
1:1
SS
SS Buffer
Driver LOGIC
20uA
20uA
10uA
30uA
5uA
1V
0.75V
CS
CLK+LEB
CS
HICCUP MODE TIMER AND LOGIC
PGND
AGND

极限工作范围(1)

VIN 耐压……-0.3V~105V
VCC 耐压……-0.3V~18V
RT 耐压……-0.3V~7V
HS1/HS2 耐压……-5V~105V
BST1/BST2 耐压……-0.3V~115V
其他管脚耐压……-0.3V~7V
结温……150℃
存储温度范围……-55℃~150℃
人体模式 ESD 能力…… ± 2KV

(1) 超过极限工作范围可能会对芯片造成永久性损坏。这些只是应力额定值，并不意味着芯片在这些或任何其他条件下的功能超出了推荐运行条件下的规定。长时间工作在极限值下可能会影响芯片的可靠性。

推荐工作范围(1)

	最小值	典型值	最大值	单位
VIN 电压范围	14		100	V
VCC 外部供电范围	10		16	V
工作结温范围	-40		125	℃

（1）推荐工作条件是指芯片正常运行的条件。关于准确的规格和测试条件，请参考电气特性

电气特性

除非另有说明，VIN=48V，RT=25kΩ，RD1=RD2=20kΩ，HO1/HO2/LO1/LO2/SR1/SR2 不加电容，UVLO=2.5V，COMP=0V，OVP=0V，SSOFF=0V，T=25℃

符号	参数	测试条件	最小值	典型值	最大值	单位
高压启动电路						
$V_{CC}1$	V_{CC} 调节电压	I_{CC}=10mA(SSSR<1V)	9.3	9.6	9.9	V
$V_{CC}2$		I_{CC}=10mA(SSSR>1V)	7.5	7.8	8.1	V
$I_{CC(Lim)}$	V_{CC} 电流限制	V_{CC}=6V	40	60		mA
$I_{CC(ext)}$	V_{CC} 工作电流			3.5		mA
V_{CC_Drop}	V_{CC} 负载调整率	I_{CC}=0~50mA		35		mV
$V_{CC(UV)}$	V_{CC} 欠压阈值	V_{CC} 往上扫	V_{CC1}-0.6	V_{CC1}-0.2		V
		V_{CC} 往下扫	5.9	6.3	6.7	V
I_{IN1}	V_{IN} 工作电流			3.5		mA
I_{IN2}	V_{IN} 关断电流	V_{IN}=20V,V_{UVLO}=0V		300	520	uA
		V_{IN}=100V,V_{UVLO}=0V		350	550	uA
I_{IN3}	V_{IN} 启动电流	V_{CC}=10V		160		uA
REF 基准						
V_{REF}	REF 电压	I_{REF}=0mA	4.85	5	5.15	V
	REF 负载调节能力	I_{REF}=0~10mA		25	50	mV
I_{REF_Lim}	REF 电流能力	V_{REF}=4.5V	12	17		mA
V_{REFUV_H}	REF 启动阈值	REF 往上扫	4.3	4.5	4.7	V
V_{REF_HYS}	迟滞电压	REF 往下扫		0.25		V
UVLO 欠压检测/OVP 过压保护						
V_{UVLO}	待机阈值		1.18	1.25	1.32	V
I_{UVLO}	迟滞电流	V_{UVLO}<1.25V	16	20	24	uA
V_{UVLO_SD}	关断阈值	UVLO 往上扫	0.32	0.4	0.48	V
V_{UVLO_HY}	迟滞电压			0.05		V
V_{OVP}	过压阈值	OVP 往上扫	1.18	1.25	1.32	V
I_{OVP}	迟滞电流	OVP>1.25V	16	20	24	uA
SS 软启动						
I_{SS}	SS 充电电流	VSS=0V	16	20	24	uA
V_{SS_TH}	SS 阈值（控制 SSSR 启动）	I_{COMP}<800uA	1.93	2	2.2	V
V_{SS_SAT}	SS 输出低电平	上拉 100uA		40		mV

电气特性(续)

除非另有说明，VIN=48V，RT=25kΩ，RD1=RD2=20kΩ，HO1/HO2/LO1/LO2/SR1/SR2 不加电容，UVLO=2.5V，COMP=0V，OVP=0V，SSOFF=0V，T=25℃

符号	参数	测试条件	最小值	典型值	最大值	单位
SS 软启动(续)						
V_{SS_OFF}	SS 关断阈值			200		mV
I_{SSSR}	SSSR 充电电流	V_{SS}>2V,I_{COMP}<800uA	16	20	24	uA
$I_{SSSR-DIS1}$	SSSR 放电电流 1	V_{UVLO}<1.25V	54	65	75	uA
$I_{SSSR-DIS2}$	SSSR 放电电流 2	V_{RES}>1V	109	125	147	uA
V_{SSSR_SAT}	SSSR 输出低电平	上拉 100uA		50		mV
V_{SSSR_TH}	SSSR 阈值			1.2		V
CS 电流限制						
V_{CS}	限流阈值		0.71	0.75	0.785	V
T_{Delay1}	限流保护延迟			65		ns
T_{LEB}	前沿消隐时间			50		ns
R_{CS}	CS 下拉管内阻			18	45	Ω
SSOFF 软关断						
V_{IH_min}	SSOFF 阈值			2.8		V
R_{SSOFF}	SSOFF 下拉电阻			200		KΩ
RES 打嗝时间设定						
R_{RES}	RES 下拉管内阻			20		Ω
V_{RES1}	RES 打嗝阈值			1		V
	RES 上升阈值			4		V
V_{RES3}	RES 下降阈值			2		V
$I_{RES-SRC1}$	RES 充电电流 1	V_{RES}<1V,V_{CS}>750mV		30		uA
$I_{RES-SRC2}$	RES 充电电流 2	1V<V_{RES}<4V		10		uA
$I_{RES-DIS1}$	RES 放电电流 1	V_{CS}<750mV		5		uA
$I_{RES-DIS2}$	RES 放电电流 2	2V<V_{RES}<4V		5		uA
	打嗝时间与持续限流时间比	V_{RES}>1V		147		
RAMP 电压前馈						
R_{RAMP}	RAMP 下拉管内阻			5.5	20	Ω

电气特性(续)

除非另有说明，VIN=48V，RT=25kΩ，RD1=RD2=20kΩ，HO1/HO2/LO1/LO2/SR1/SR2 不加电容，UVLO=2.5V，COMP=0V，OVP=0V，SSOFF=0V，T=25℃

符号	参数	测试条件	最小值	典型值	最大值	单位
RT 频率设定						
F_{SW1}	频率	RT=25K	195	210	225	kHz
F_{SW2}		RT=10K	430	490	550	kHz
V_{RT}	RT 直流电压			2		V
V_{SYNC}	RT 同步阈值		2.8	3	3.3	V
RD1/RD2 延迟设置						
T1	SR 关断到 HO/LO 导通延迟	RD1=20K	45	65	90	ns
		RD1=100K	232	300	388	ns
T2	HO/LO 关断到 SR 导通延迟	RD2=20K	43	65	90	ns
		RD2=100K	227	300	384	ns
COMP 环路控制						
V_{PWM_OS}	COMP 电流对 RAMP 偏移	V_{RAMP}=0V	600	800	940	uA
V_{SS-OS}	SS 对 RAMP 偏移	V_{RAMP}=0V	0.78	1	1.22	V
R_{COMP}	COMP 电流对 RAMP 增益	$\Delta RAMP/\Delta I_{COMP}$		2400		Ω
	SS 对 RAMP 增益	$\Delta SS/\Delta RAMP$		2		
$I_{COMP-SSSR}$	COMP 电流为 SSSR 充电使能	V_{SS}>2V	690	800	915	uA
T_{Delay}	COMP 到输出延迟			120		ns
D_{MIN}	最小占空比	V_{COMP}=0V			0	%
SLOPE 斜坡补偿						
I_{SLOPE}	斜坡补偿电流			110		uA
BST						
V_{BST_UV}	BST 欠压阈值	V_{BST}往上扫	5.9	6.8	7.7	V
V_{BST_HY}	BST 迟滞电压			0.4		V
HO1，HO2，LO1，LO2 驱动						
V_{OL}	下管饱和压降	$I_{HO/LO}$=100mA		0.16	0.32	V
V_{OH}	上管饱和压降	$I_{HO/LO}$=100mA $V_{OHL}=V_{CC}-V_{LO}$ $V_{OHH}=V_{BST}-V_{HO}$		0.27	0.495	V

电气特性(续)

除非另有说明，VIN=48V，RT=25kΩ，RD1=RD2=20kΩ，HO1/HO2/LO1/LO2/SR1/SR2 不加电容，UVLO=2.5V，COMP=0V，OVP=0V，SSOFF=0V，T=25℃

符号	参数	测试条件	最小值	典型值	最大值	单位
Tr	上升沿时间	Cload=1nF		16		ns
Tf	下降沿时间	Cload=1nF		11		ns
IOHL	Source 电流	VHO/LO=0V		1.5		A
HO1，HO2，LO1，LO2 驱动(续)						
I_{OLL}	Sink 电流	$V_{HO/LO}=V_{REF}$		2		A
SR1，SR2 驱动						
V_{OL}	下管饱和压降	$I_{SR1/SR2}$=10mA		0.05	0.1	V
V_{OH}	上管饱和压降	$I_{SR1/SR2}$=10mA $V_{OH}=V_{REF}-V_{SR}$		0.17	0.28	V
Tr	上升沿时间	Cload=1nF		60		ns
Tf	下降沿时间	Cload=1nF		20		ns
I_{OHL}	Source 电流	V_{SR}=0V		0.1		A
I_{OLL}	Sink 电流	$V_{SR}=V_{REF}$		0.4		A
过温保护						
T_{SD}	保护温度			160		℃
T_{HYS}	迟滞温度			25		℃

功能描述

CSV3545 包含使用电流模式或电压模式控制实现半桥或全桥拓扑功率转换器所需的所有功能，适用于隔离式 DC-DC 转换器的初级侧，输入电压高达 100V。

这种高度集成的控制芯片为两个外部桥接器提供栅极驱动，同时为次级同步整流器提供驱动信号。

外部电阻可设置主输出和同步整流输出之间的前沿和后沿死区时间。其他功能包括：逐周期限流、打嗝模式重启、过温保护、可调软启动、同步整流器软启动，以及具有同步功能的 2MHz 振荡器。

➢ 高压启动电路

CSV3545 内置高压启动电路。VIN 脚允许最高输入电压达 100V。当 UVLO 电压高于 0.4V，VIN 通过高压启动电路可为 VCC 供电，VCC 又可为 REF 进行供电。当 VCC 超过启动阈值时，可为 REF 管脚外部电容充电至 5V。当 UVLO 电压高于 1.25V，软启动管脚 SS 外部电容开始充电。高压启动电路对 VCC 设置最大供电电流，VCC 旁路电容的容值取决于系统的设计，推荐范围为 0.47uF~10uF。

VCC 管脚也可通过外部供电，以此减少系统功耗，VCC 外部供电电压应高于 10.5V。典型应用中，可通过变压器的辅助绕组连接二极管为 VCC 进行供电，辅助绕组的电压必须高于 8.5V，以便关闭高压启动电路，辅助绕组供电方式可以大大提升系统效率。系统设计时需要注意的是，辅助绕组为 VCC 提供的电压不能超过 VIN 电压，防止芯片内部 VCC 对 VIN 的二极管导通，影响系统正常工作。

在应用上，也可以将 VCC 和 VIN 短接，通过外部直流电源直接供电。

➢ 欠压检测（UVLO）

CSV3545 包含两级 UVLO 检测电路。当 UVLO 低于 0.4V，芯片处于超低电流关断模式。当 UVLO 高于 0.4V，且低于 1.25V，芯片处于待机模式。在待机模式下，VCC 和 REF 仍然有电压，可以为芯片内部模块进行供电。当 VCC 和 REF 超过各自的启动阈值，且 UVLO 电压高于 1.25V，软启动脚外部电容可以进行充电，芯片开始进入正常工作模式。UVLO 管脚检测 VIN 电压时，可以通过检测 VIN 到 GND 之间串联电阻分压节点实现，当 UVLO 电压超过 1.25V，VIN 则进入正常工作电压范围。UVLO 检测迟滞电压通过内部 20uA 下拉电流来实现。当 UVLO 检测管脚电压低于 1.25V，迟滞电流激活使得 UVLO 管脚阈值电压下降，因此 UVLO 检测到的电压必须更低，才能进入待机模式。待机模式至关断模式的阈值 0.4V 的迟滞电压由内部固定为 50mV。

➢ 过压保护（OVP）

OVP 管脚通过检测 VIN 到 GND 之间串联电阻分压节点，可以实现过压保护检测（OVP）或过温保护检测（OTP），在 OVP 条件下，SS 和 SSSR 外部电容被放电至零，所有输出关断。OVP 管脚的检测阈值为 1.25V，当 OVP 管脚电压高于 1.25V，则触发 OVP 过压保护，其迟滞电压通过内部 20uA 电流实现。

➢ 基准（REF）

REF 管脚输出 5V 基准，可为芯片内部和外部电路进行供电，REF 管脚输出的最大电流达到 15mA。在应用时，REF 管脚外部需对地添加旁路电容，推荐容值范围为 0.1uF~10uF。

➢ 振荡器，同步时钟输入

CSV3545 振荡器的频率通过 RT 管脚对地电阻设定，布板时 RT 电阻需要靠近芯片放置。RT 电阻与振荡器频率的相互关系式如下：

$$R_T = \frac{1}{F_{OSC}*1*10^{-10}}$$

例如，振荡器频率为 420kHz，即输出频率为 210kHz，RT 电阻应设置为 25kΩ。如果需要同步外部时钟，外部时钟可通过 100pF 电容连接 RT 管脚，同时 RT 外部电阻仍然需要。外部时钟的脉宽应在 15~200ns 之间，且外部时钟的频率应高于由 RT 电阻设定的频率。

同步外部时钟时，由于频率更高的原因，导致斜坡补偿量降低，建议增大斜坡补偿量，可通过在 VCC 与 CS 之间连接一个电阻实现。

➢ 逐周期限流

CS 脚电压由变压器初级电流信号采样得到。当 CS 脚电压超过 0.75 V，电流检测比较器立即终止 PWM 周期。一个小型 RC 滤波器连接到 CS 脚，并位于控制器附近抑制噪声。内置 18ΩMOSFET 在每个周期结束时释放外部电流。在新的 PWM 周期开始后，放电 MOSFET 设计有 40ns 前沿消隐时间确保电流检测比较器不翻转。电流检测比较器速度非常快，可以响应短时间噪声脉冲。与 CS 滤波器相关联的电容必须非常靠近芯片，并直接连接到 CS 和 AGND 引脚。如果使用电流检测互感器，则互感器二次的两根引线都应引到滤波器网络，滤波器网络应靠近芯片。当设计电流检测电阻时，所有噪声敏感的信号地短接并连接到模拟地，且应单独连接到功率地。

➢ 打嗝模式

CSV3545 提供了一个电流限制重启定时器，如果反复检测到限流，则禁用控制器输出并强制延迟重启(如打嗝模式)。触发重启的所需的逐周期限流次数由 RES 引脚上的外部电容设置。当 RES 电压达到 1.0V 时，打嗝重启时序参考图 1。

- SS 和 SSSR 电容完全放电。
- RES 充电电流由 30uA 切换到 10uA。
- 当 RES 电压达到 4.0V 时，10uA 充电电流关断，5uA 放电电流开启，直到 RES 电压降至 2.0V。
- 当 RES 电压达到 2.0V 时，10uA 充电电流源重新开启。RES 电压在 4.0 V 和 2.0 V 之间变换八次。
- 当变换次数达到 8 时，RES 电压被拉低，SS 软启动电容开始充电，SS 电压缓慢升高。当 SS 电压达到 1.0 V 时，PWM 比较器将产生第一个窄脉冲。
- 如果重启后过载情况仍然存在，则持续触发逐周期限流，RES 电压充电到 1V，并重复打嗝模式序列。
- 如果重启后过载情况不再存在，则 RES 电压被 5uA 电流拉到地，恢复正常工作。

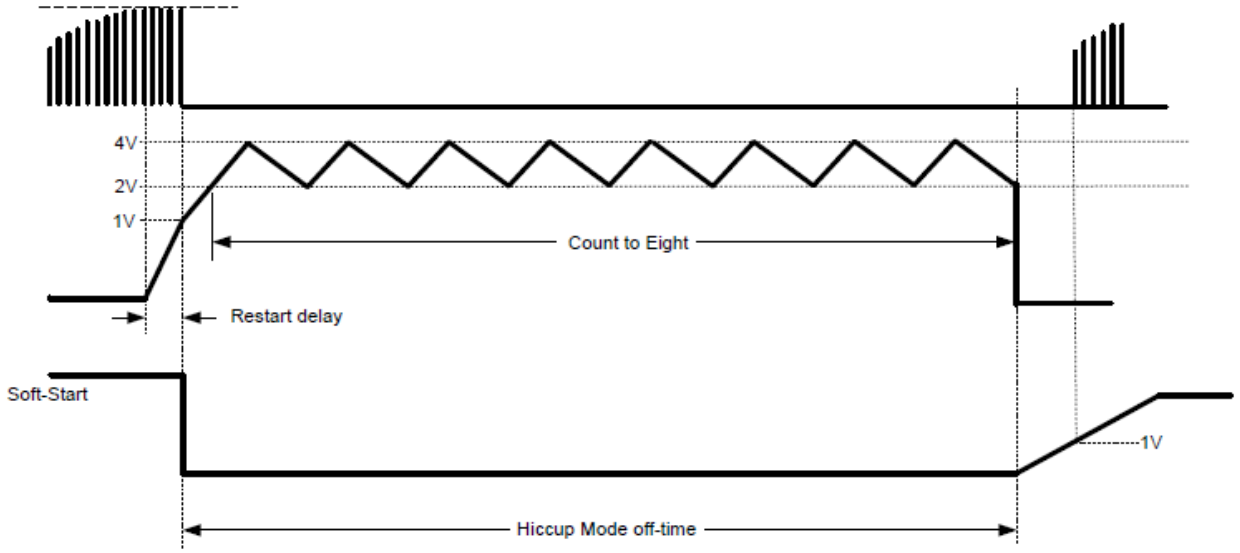


图 1 打嗝重启时序

➢ PWM 比较器

CSV3545 的 PWM 比较器具有三个输入端，分别来自 RAMP 管脚、SS 管脚、环路误差信号，其中 RAMP 管脚信号为正输入端，另外两个为负输入端。环路误差信号来自外部的隔离反馈电路，并在 COMP 管脚经过转换后得到环路误差信号，并送至 PWM 比较器。

➢ 斜坡输入（RAMP）

RAMP 管脚为 PWM 控制器提供正输入信号，当 RAMP 电压超过 PWM 比较器两个负输入端的任一信号，都将控制输出关断，即 PWM 比较器用于控制占空比，实现脉宽调制功能。在应用上，RAMP 可以连接不同的外围，实现不同的工作模式。例如，RAMP 可以接成正比于输入电压的斜坡信号，从而实现电压工作模式；也可以短接至 SLOPE 管脚并通过一个电阻连接到 CS 管脚实现斜坡补偿及电流采样，从而实现电流工作模式。RAMP 管脚内部的下拉管能力较强，内阻为 5.5Ω，在每个开关周期结束后对 RAMP 管脚进行下拉。

➢ 斜波补偿（SLOPE）

对于电流工作模式，若占空比超过 50%，则易引起次谐波振荡，导致系统工作紊乱。为解决次谐波振荡问题，需要进行斜坡补偿设计。CSV3545 的 SLOPE 管脚提供 0~110uA 的斜坡电流，SLOPE 管脚的斜坡电流源可以多种不同的方式进行斜坡补偿设计，如图 2 所示：

（1）图 a，SLOPE 与 RAMP 短接，并通过一电阻叠加在 CS 上，这种方式将原边电流加上斜坡补偿之后，由 RAMP 脚控制 PWM 比较器。该结构不影响 CS 管脚的真实电流采样。

（2）图 b，SLOPE 与 RAMP、CS 一起短接，SLOPE 管脚的斜坡电流将在滤波电阻 R_{FILTER} 上叠加斜坡电压。这种结构，CS 采样的电流比原边绕组的实际电流略大。

假如斜坡补偿不需要，如电压工作模式，可以将 SLOPE 管脚接地。当 RT 脚外部同步时钟时，建议增加斜坡补偿量，因为外部时钟频率更高，会降低本来的斜坡补偿量。

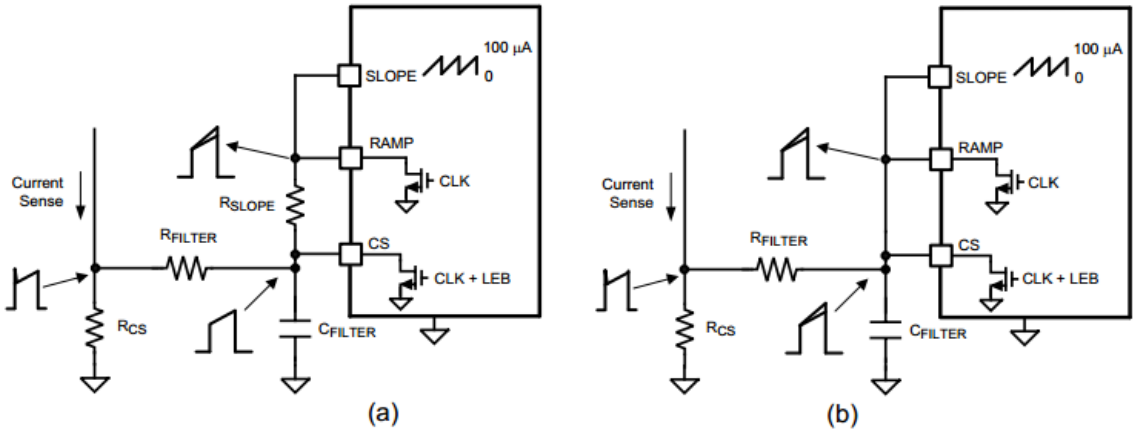


图 2 斜坡补偿设计

➢ 软启动（SS）

软启动电路控制功率转换器缓慢达到稳态工作点，从而降低启动应力。转换器上电时，SS 电容通过内部 MOSFET 放电。当 UVLO、VCC 和 REF 管脚都达到其工作阈值后，SS 电容通过 20uA 的电流源充电。一旦 SS 脚电压超过 1V，SS 控制占空比。PWM 比较器是一个三输入模块，它比较 RAMP 信号与软启动信号、环路误差信号之间的低信号，也就是说，当 SS 电压较低时，SS 直接决定了占空比不会太大，由此实现软启动。在典型的隔离应用中，随着次级偏置的建立，次级侧的误差放大器启动并建立闭环控制，SS 电压升高后，逐渐失去对占空比的控制。

关闭系统的一种方法是将 SS 引脚接地，这会强制内部 PWM 比较器输出为低，输出占空比迅速降至零。释放 SS 引脚则开始电路重启。

➢ 输出

CSV3545 提供四路输出:两个高边输出 HO1 和 HO2 以及两个低边输出 LO1 和 LO2。这四路输出的驱动能力完全一致，都是 1.5A 的 source 电流和 2A 的 sink 电流。最初，HO1 和 LO2 同时打开，然后在所有输出关断时关断。在随后的阶段，HO2 和 LO1 一起打开。低边输出直接由 VCC 供电。HO1 和 HO2 栅极驱动器分别由连接在 BST1/BST2 和 HS1/HS2 之间的自举电容供电。在 HS1/HS2 脚为低时，VCC 和 BST 之间的外部二极管为自举电容充电而提供高边电源。当高边 MOSFET 导通时，BST1 上升到峰值电压等于 VCC + VHS1，其中 VHS1 为开关节点电压。

BST 和 VCC 电容应放置在管脚附近，以尽量减少由于寄生电感引起的电压瞬变。 BST 电容推荐值大于等于 0.1uF。建议用低 ESR / ESL 电容，以防止在 HO 转换期间电压下降。

如果 COMP 引脚开路，输出将在最大占空比下工作。最大占空比的每个相位都受到 RD1 电阻设定的死区时间的限制。如果 RD1 电阻设置为零，则由于内部固定的死区时间，最大占空比略小于 50%。内部固定死区时间为 30ns，不随工作频率变化。每个输出的最大占空比可由下式计算:

$$D_{MAX} = \frac{\left(\frac{1}{F_{OSC}}\right) - (T1)}{\left(\frac{2}{F_{OSC}}\right)}$$

T1 由 RD1 阻值决定。

F_{OSC} 是振荡器频率。

例如，如果振荡器频率设置为 400 KHz，RD1 电阻设置的 T1 时间为 60 ns，则得到的 D_{MAX} 将等于 0.488。

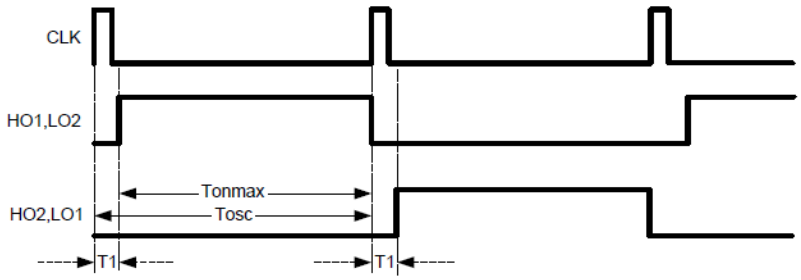


图 3 死区时间

➢ 同步整流输出软启动

与二极管整流相比，特别是对于低输出电压变换器，变压器次级边同步整流(SR)提供了更高的效率。同步整流 MOSFET 正向压降(0.5 V 至 1.5 V)降低至 10 mV 至 200 mV，显著降低整流损耗。在一个典型应用中，变压器次级绕组中心有抽头，输出电感与次级绕组的中心抽头连接。SR MOSFET 为通电的次级绕组和电感电流提供接地路径。从图 4 中可以看出，当HO1/LO2打开时，从主电源启用功率传输。在此期间，SR1 MOSFET导通，SR2 MOSFET 关断。在 HO1/LO2 脉冲结束时，电感电流继续流过 SR2 MOSFET 二极管。由于体二极管比 SR MOSFET 造成更大的损耗，因此可以通过最小化 T2 来提高效率，同时在所有条件下保持足够的时序裕度，以防止串通电流。当 HO2/LO1 导通时，SR2 MOSFET 导通，SR1 MOSFET 关断。

SR 由 REF 供电，每个 SR 输出能够输出 0.1 A 和 0.4 A sink 电流。SR 驱动器的幅值被限制在 5V。5V SR 信号使 CSV3545 能够通过隔离驱动电路传递到次级侧。同步 MOSFET 的实际栅极 source 电流和 sink 电流由次级侧偏置和栅极驱动器提供。

T1 和 T2 可以通过在 RD1 和 RD2 引脚和 AGND 之间连接一个电阻来设置。应该注意的是，虽然 RD1 影响最大占空比，但 RD2 不能。RD1 和 RD2 电阻应非常靠近芯片。RD1 和 RD2 电阻的公式如下:

$$\mathrm{RD}(1,2) = \frac{\mathrm{T}(1,2)}{3\mathrm{pF}}, \mathrm{For}\ 20\mathrm{k} < (1,2) < 100\mathrm{k}$$

如果 T1 的期望死区时间为 60ns，则 RD1 为 20kΩ。

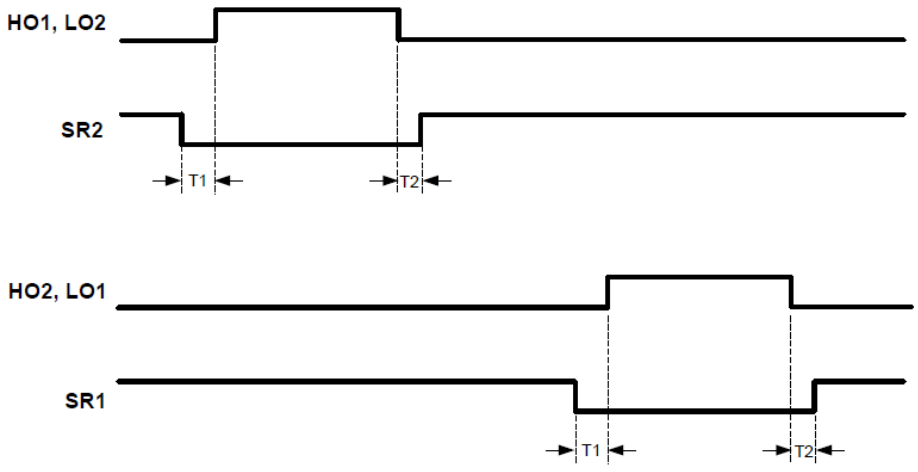


图 4 同步整流输出时序图

除了前文已经描述的基本软启动之外，CSV3545 还包含第二个软启动功能，逐渐打开同步整流输出的稳态占空比。在基本软启动允许输出线性启动，甚至进入预偏置负载期间，同步整流输出保持关闭状态。随后同步整流输出占空比逐渐增加，以防止由于体二极管与同步整流 MOSFET 沟道电阻形成压降导致输出电压异常。

起初，当 CSV3545 上电，SSSR 电容由内部下拉 MOSFET 放电。当 SS 电容充电达到 2V 阈值，并且由 COMP 控制占空比，例如 I_{COMP} 小于 800uA，SSSR 电容开始以 20uA 电流进行充电。一旦 SSSR 电容超过内部 1V 阈值，开始同步整流输出。同步整流输出软启动遵循前沿调制技术，例如 SR 脉冲的前沿是软启动的，而不是主输出的后沿调制。如图 5 所示，SR1 和 SR2 以窄脉宽同时导通。在续流周期结束时，即在内部 CLK 的上升沿，SR MOSFET 与下一个功率传输周期同相的 SR MOSFET 保持开启，而与其异相的 SR MOSFET 关闭。同相 SR MOSFET 在整个功率传输周期和结束时保持开启，主输出 MOSFET 和同相 SR MOSFET 一起关断。同步整流器输出可以通过 SSSR 引脚接地来禁用。

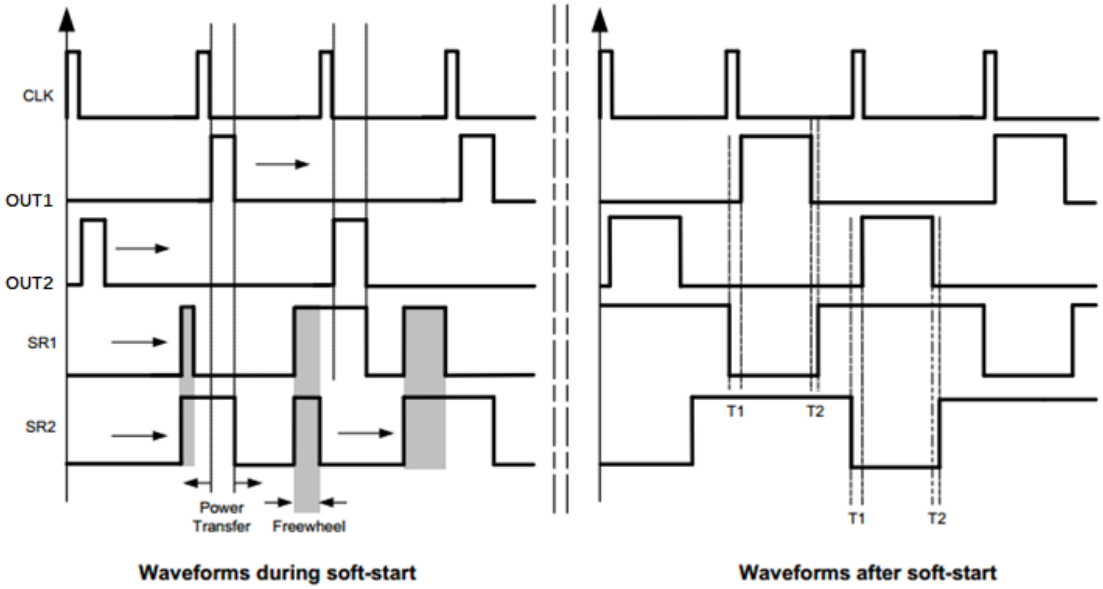


图 5 同步整流输出软启动

➢ 预偏置启动

功率转换器的一种常见要求是具有单向输出电压启动到预偏置负载，例如预充电的输出电容。在预偏置负载条件下，如果同步整流器工作，他们会过早地从预充电的输出电容吸收电流，从而导致不希望的输出电压下降。这种情况是不可取的，并且可能会损坏功率转换器。CSV3545 使用独特的控制电路以确保同步整流器的智能开启，从而使输出具有单向启动。最初，SSSR 保持低电平禁用同步整流输出，从而允许体二极管导通。同步整流软启动一旦建立就会启动，占空比通过 COMP 控制，即 I_{COMP} 小于 800uA，且 SS 电压高于 2V。之后 SSSR 由 20uA 电流源充电。如图 6 所示，SSSR 电压升到 1V 以上，才有同步整流输出，此延迟可确保输出电压处于同步整流 MOSFET 接入时避免任何反向电流。

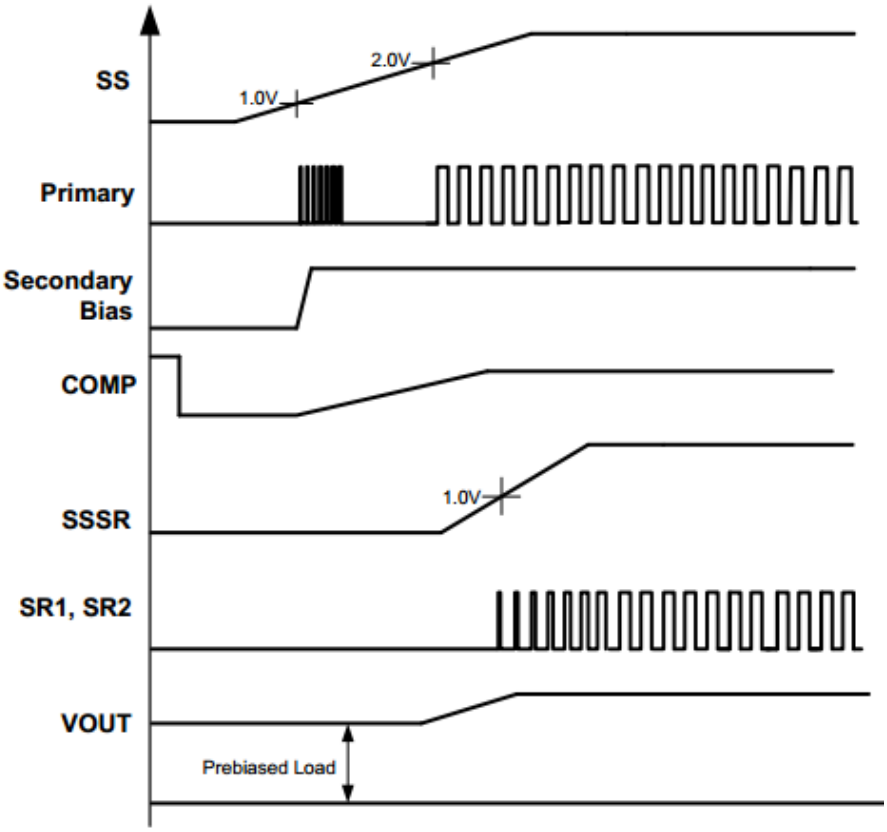


图 6 预偏置启动

➢ 软关断（SSOFF）

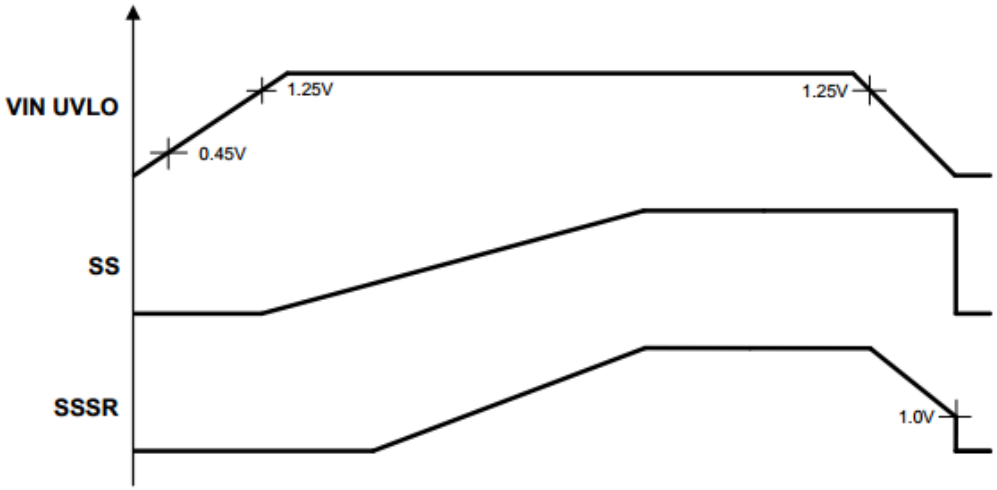


图 7 软关断

如图 7 所示，如果 UVLO 电压低于 1.25V 的待机阈值，但高于 0.4V 的关断阈值，SSSR 电容通过 60uA 电流源放电实现软关断，一旦 SSSR 低于 1V，SS 和 SSSR 引脚都会立即放电到零。软关断功率转换器逐渐减少输出电容的能量，并导致输出电压的下降。在打嗝模式期间，执行同样的操作，差别在于 SSSR 使用 120uA 的电流源放电。一旦触发 OVP、VCC 欠压、OTP 或 REF 欠压条件，功率转换器硬关断，由此所有控制输出立即关闭。

SSOFF 管脚可以实现线路 UVLO 和打嗝模式条件下的硬关断。如果 SSOFF 引脚上拉至 REF，则任何故障条件下都表现为硬关断。硬关断将每个控制输出立即关闭。参阅下表了解更多详情。

表 1 软关断条件

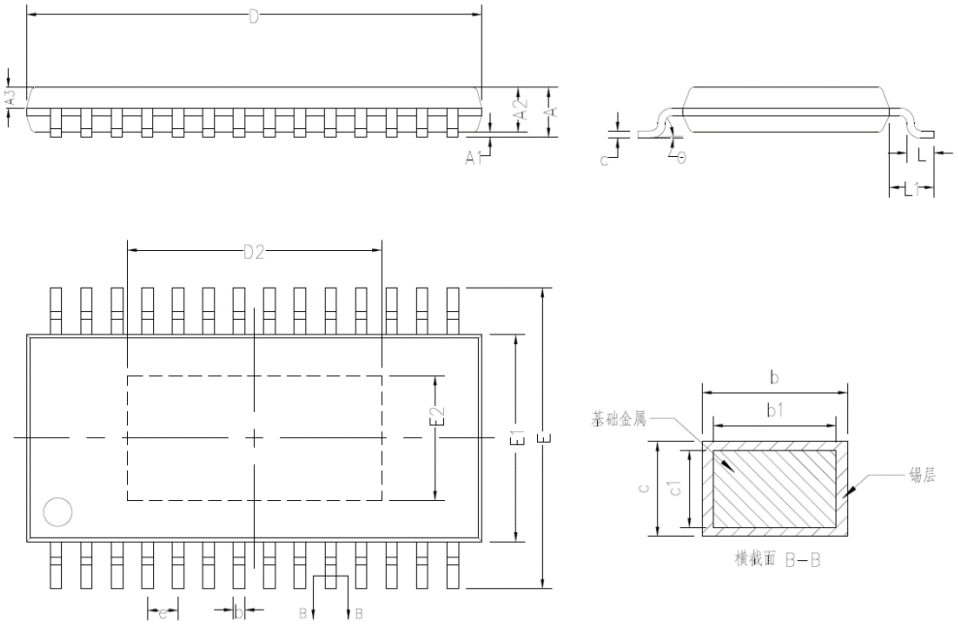
故障状态	SSSR
UVLO(UVLO<1.25V)	软关断 3 倍充电速率
OVP(OVP<1.25V)	硬关断
打嗝	软关断 6 倍充电速率
VCC/VREF 阈值	硬关断
内置热保护	硬关断

➢ 过温保护

CSV3545 内部集成过温保护电路。当结温超过 160℃时，芯片强制关闭，VCC 和 REF 也被禁用。这有助于防止灾难性的意外设备过热导致的故障。在过温保护期间，SS 和 SSSR 被充分放电至零，等到温度低于 135℃后，系统重启。

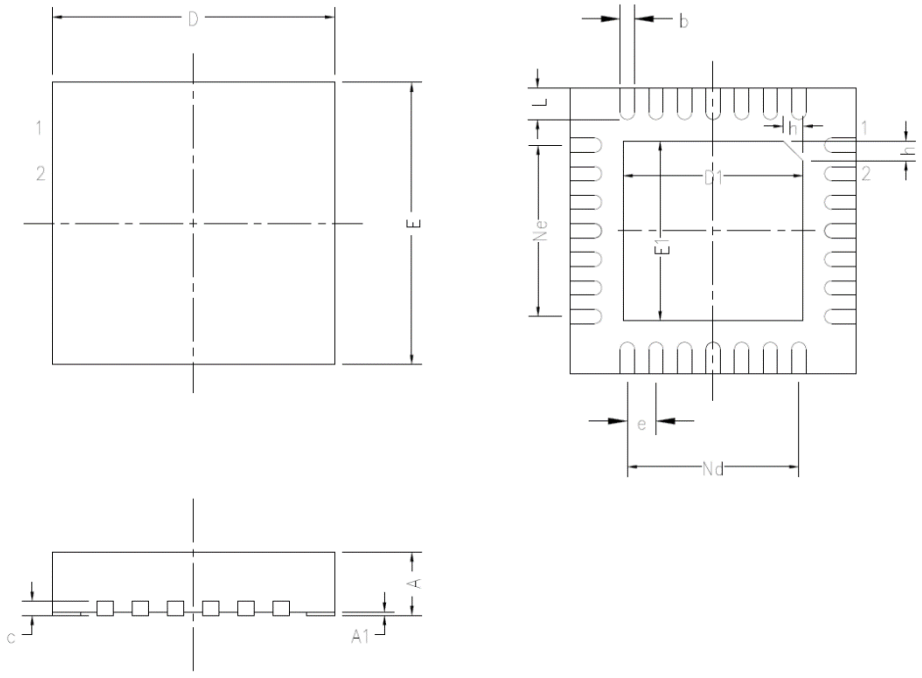
封装外形图

eTSSOP28



符号	单位(毫米)		
	最小值	常规值	最大值
A	–	–	1.20
A1	0.05	–	0.15
A2	0.80	–	1.00
A3	0.39	0.44	0.49
b	0.20	–	0.29
b1	0.19	0.22	0.25
c	0.13	–	0.18
c1	0.12	0.13	0.15
D	9.60	9.70	9.80
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	理论值0.65		
L	0.45	0.60	0.75
L1	参考值1.00		
θ	0°	–	8°
L/F载体尺寸 (MIL)	D2	E2	
150*110	参考值3.66	参考值2.65	
232*118	参考值5.50	参考值2.70	

QFN5×5-28L



符号	单位（毫米）		
	最小值	常规值	最大值
A	0.700	0.750	0.800
A1	–	0.020	0.050
b	0.180	0.250	0.300
c	0.180	0.200	0.250
D	4.900	5.000	5.100
D1	3.400	3.500	3.600
e	典型值0.500		
Ne	典型值3.000		
Nd	典型值3.000		
E	4.900	5.000	5.100
E1	3.400	3.500	3.600
L	0.350	0.400	0.450
h	0.300	0.350	0.400
L/F载体尺寸（MIL）	150*150		

重要声明

苏州锴威特半导体股份有限公司保留更改规格的权利，恕不另行通知。苏州锴威特半导体股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任。苏州锴威特半导体股份有限公司没有为用于特定目的产品提供使用和应用支持的义务。苏州锴威特半导体股份有限公司不会转让其专利许可以及任何其他的相关许可权利。