高压双路交错电流模式 PWM 控制器

产品描述

CSV3532 为一款双通道电流模式 PWM 控制器，包括控制任意两路独立的正激变换器和单路高电流变换器的两个交错功率级的所有特性。两个相位差 180° 的控制通道用于减少输入纹波电流。该电路包含一个启动电路使其可以工作在高至 120V 的宽工作电压，可以提供充足的 2.5A 峰值驱动电流。可调整的最大占空比可减少原边开关管应力。其他功能包括可设置的输入欠压保护、逐周期限流、打嗝模式失效保护和可调整的响应时间、PWM 斜坡补偿、软启动和可同步的 2MHz 振荡器。

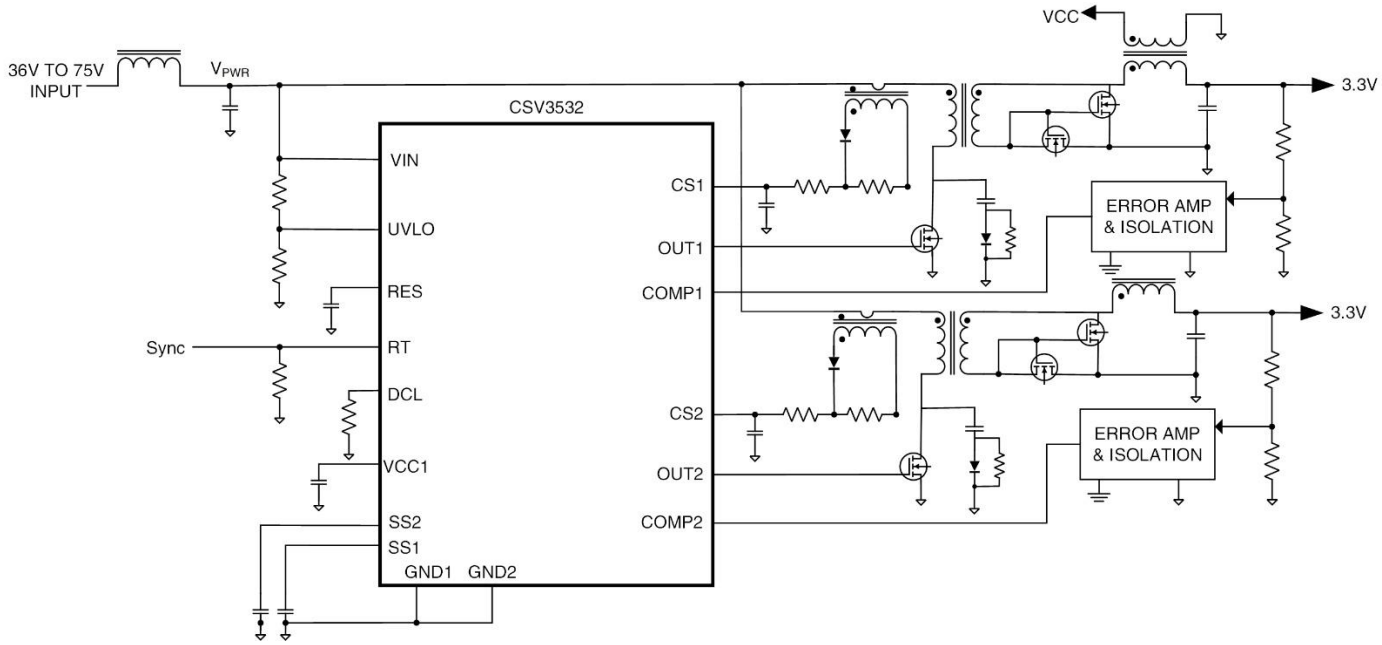
应用领域

- 工业电源
- 通信电源
- 42V汽车系统

产品特点

- 两路独立电流模式控制
- 内置120V高压启动电路
- 输出驱动电流能力2.5A
- 单电阻设置最高振荡频率2MHz
- 支持外部时钟同步
- 可设置最大占空比
- 高输入电压占空比可调
- 打嗝模式重启时间可调
- 内置斜坡补偿
- 欠压保护点可调
- 两个通道可独立调节启动
- 直接光电耦合器接口
- 过温保护
- 封装形式TSSOP16

典型应用



订购信息

产品型号	订货信息	封装类型	包装方式
CSV3532T	CSV3532T	TSSOP16	编带/料管

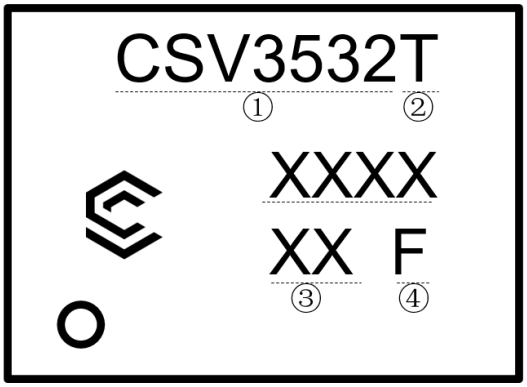
产品标识信息

① 产品型号

② 封装形式：“T”代表TSSOP16

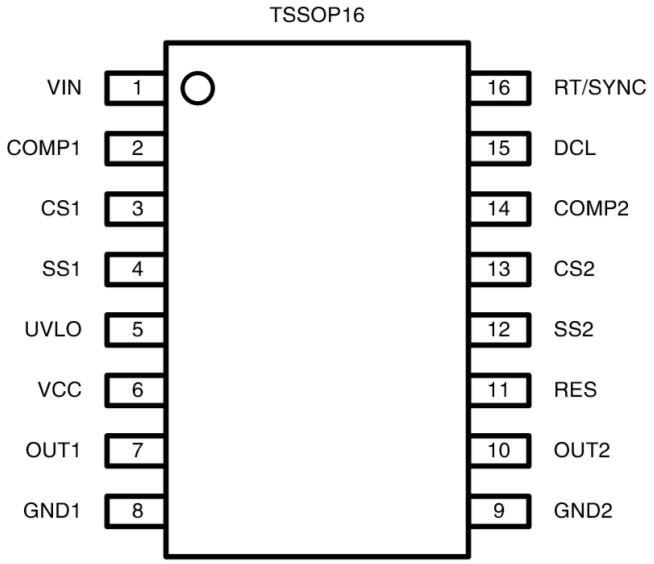
③ 产品生产批号

④ 产品内部控制标志



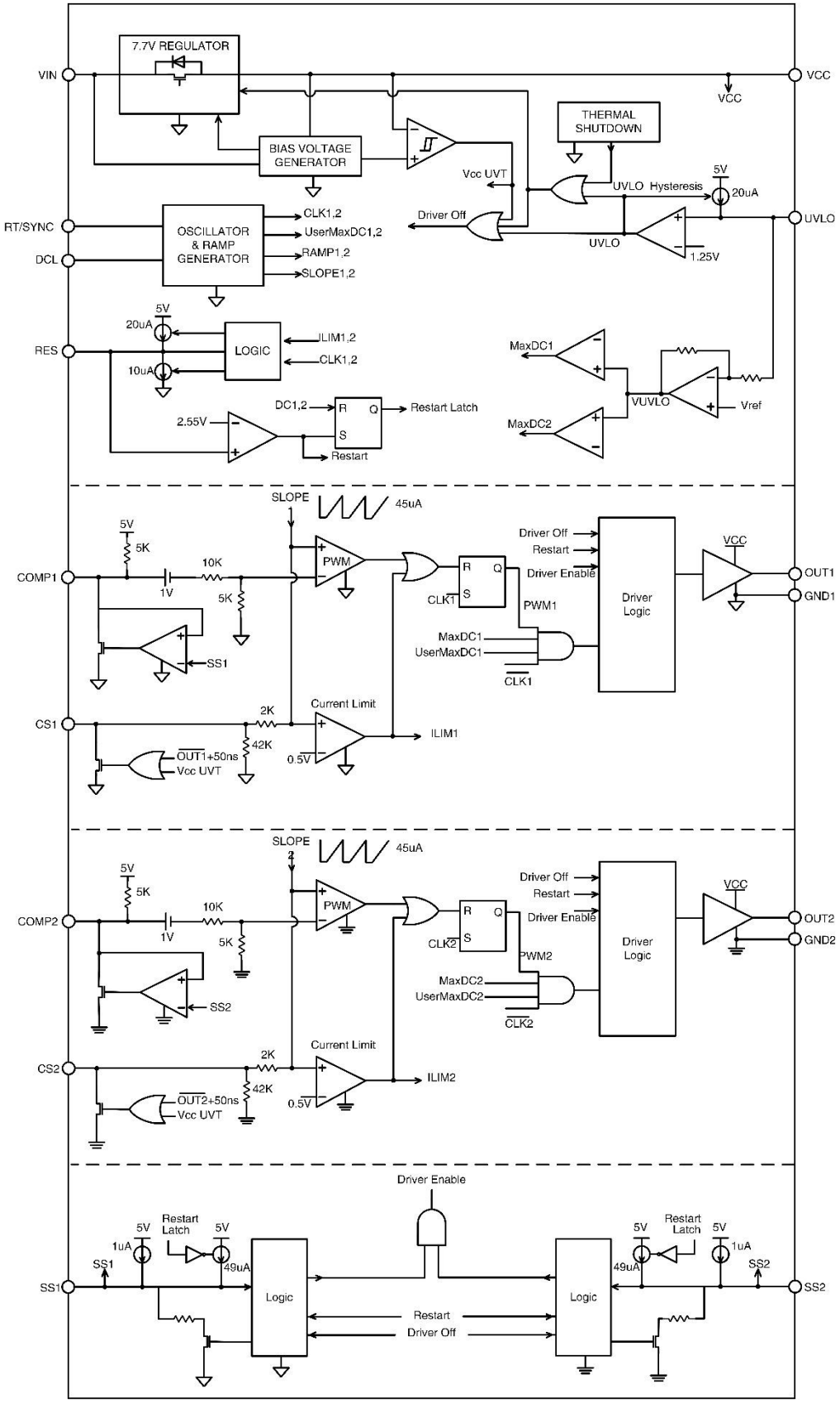
TSSOP16标识示意图

管脚定义



序号	名称	引脚描述
1	VIN	输入供电
2	COMP1	第一通道 PWM 控制端
3	CS1	第一通道电流检测
4	SS1	第一通道软启动
5	UVLO	输入欠压保护
6	VCC	芯片电源，可由 VIN 内部产生
7	OUT1	第一通道输出驱动
8	GND1	第一通道地
9	GND2	第二通道地
10	OUT2	第二通道输出驱动
11	RES	打嗝模式重启时间设置端
12	SS2	第二通道软启动
13	CS2	第二通道电流检测
14	COMP2	第二通道 PWM 控制端
15	DCL	最大占空比设置
16	RT/SYNC	振荡器频率设置和同步时钟复用引脚

功能框图


7.7V REGULATOR
VIN
VCC
BIAS VOLTAGE GENERATOR
THERMAL SHUTDOWN
Vcc UVT
UVLO Hysteresis
5V
20uA
UVLO
RT/SYNC
DCL
OSCILLATOR & RAMP GENERATOR
CLK1,2
UserMaxDC1,2
RAMP1,2
SLOPE1,2
Driver Off
1.25V
RES
LOGIC
ILIM1,2
CLK1,2
10uA
DC1,2
Restart Latch
2.55V
Restart
MaxDC1
MaxDC2
VUVLO
Vref
SLOPE 1
45uA
COMP1
5K
10K
1V
PWM
SS1
CLK1
Driver Off
Restart
Driver Enable
PWM1
MaxDC1
UserMaxDC1
Driver Logic
OUT1
GND1
CS1
2K
42K
Current Limit
ILIM1
OUT1+50ns
Vcc UVT
0.5V
SLOPE 2
COMP2
SS2
CLK2
PWM2
MaxDC2
UserMaxDC2
OUT2
GND2
CS2
ILIM2
OUT2+50ns
SS1
SS2
1uA
Restart Latch
49uA
Logic
Restart
Driver Off

极限工作范围(1)

VIN 耐压·····-0.3~125V
VCC 耐压·····-0.3~20V
RT/SYNC，RES 和 DCL 耐压·····-0.3~5.5V
CS 耐压·····-0.3~1.25V
其他输入耐压·····-0.3~15V
结温·····150℃
存储温度范围·····-55℃~150℃
人体模式 ESD·····± 2KV

(1)超过极限工作范围可能会对芯片造成永久性损坏。这些只是应力额定值，并不意味着芯片在这些或任何其他条件下的功能超出了推荐运行条件下的规定。长时间工作在极限值下可能会影响芯片的可靠性。

推荐工作范围(1)

参数	最小值	最大值	单位
VIN 电压	13	120	V
外加电压 VCC	8	16	V
工作结温范围	-40	125	℃

(1)推荐工作条件是指芯片正常运行的条件。关于准确的规格和测试条件，请参考电气特性

电气特性

除特别说明，V_{VIN}=48 V，V_{VCC}=10 V 外部施加，RT = RDCL = 42.2 kΩ，V_{UVLO}=1.5 V，T=25℃

符号	参数	测试条件	最小值	典型值	最大值	单位
电源部分						
V_{CC}	V_{CC} 输出电压		7.2	7.7	8	V
I_{VCC_Lim}	限电流	V_{CC} =0V	12	22		mA
V_{CCON}	开启电压	VIN 悬空	V_{CC}− 300mV	V_{CC}− 100mV		V
V_{CCOFF}	关断电压		5.5	6.2	6.9	V
I_{VIN}	启动电流	VIN = 90 V, UVLO = 0 V		500	600	μA
I_{CC}	V_{CC} 电流	V_{CC}=10V，OUT 悬空		4.3	7	mA
UVLO 阈值						
V_{UVLO}	欠压阈值		1.21	1.25	1.29	V
I_{UVLO}	迟滞电流		16	20	24	uA
电流检测输入						
CS	过流阀值电压		0.4	0.5	0.6	V
T_{Delay1}	传输延迟	CS1 (CS2) 从 0 到 1V，OUT1(OUT2)下降至 V_{CC}的 90%的时间，输出负载 =0 pF		40		ns
T_{LEB}	CS1 (CS2)的前沿消隐时间			50		ns
R_{CS}	CS1 (CS2)端内阻	内部下拉 FET		30	65	Ω
R_{IN}	CS 端等效输入电阻	CS 从 0.2V 取到 0.5V，内部 FET 关闭		42		kΩ
电流限制重启（RES 引脚）						
ResTh	RES 阈值电压		2.4	2.55	2.7	V
I_{RES_C}	RES 端灌电流		15	20	25	uA
I_{RES_D}	RES 端拉电流		7.5	10	12.5	uA
软启动（SS1，SS2 引脚）						
I_{SS}	SS 端充电电流		35	50	65	uA
I_{SS_P}	SS 端启动电流		0.7	1.0	1.3	uA
V_{SSH}	SS 端最高电压			5		V

电气特性（续）

除特别说明，V_{VIN}=48 V，V_{VCC}=10 V 外部施加，RT = RDCL = 42.2 kΩ，V_{UVLO}=1.5 V，T=25℃

符号	参数	测试条件	最小值	典型值	最大值	单位
振荡器(RT/SYNC 引脚)						
F_S	OUT 的工作频率	R_T = 42.2 kΩ	180	200	220	KHz
		R_T = 13.7 kΩ	500	600	640	KHz
V_{RT}	RT/SYNC 端电压			2		V
V_{SYNC}	输入同步阈值		2.6	3.3	3.7	V
PWM 控制器（COMP1，COMP2 引脚）						
T_{Delay2}	传输延迟	COMP1 (COMP2) 设置为 2V，CS1 (CS2) 从 0 到 0.4V，OUT1(OUT2)下降至 V_{CC} 的 90%的时间，输出负载= 0pF		50		ns
V_{COMP}	COMP 开路电压			5		V
I_{COMP}	COMP 端短路电流	COMP1 (COMP2) = 0V	0.6	1	1.5	mA
K	COMP 至 PWM 增益			0.33		V/V
Dmin	最小占空比	SS1 (SS2) = 0V			0	%
D1	占空比 1	UVLO 脚 = 1.30V, R_{DCL} = R_T , COMP1 (COMP2) = 开路		76		%
D2	占空比 2	UVLO pin = 3.75V, R_{DCL} = R_T , COMP1 (COMP2) = 开路		20		%
D3	占空比 3	UVLO pin = 1.30V, R_{DCL} = R_T /4, COMP1 (COMP2) = 开路		20		%
D4	占空比 4	UVLO pin = 2.50V, R_{DCL} = R_T , COMP1 (COMP2) = 开路		50		%
D5	占空比 5	UVLO pin = 1.30V, R_{DCL} = R_T /2, COMP1 (COMP2) = 开路		40		%
Vslope	斜坡补偿	CS1 (CS2)在 PWM 比较器上增加电压		90		mV
Mis	通道不匹配	CS1 (CS2) = 0.25V			7	%
V_{offset}	软启动到 COMP 偏移	SS1 (SS2) = 0.8V		0		V
主输出驱动器 (OUT1, OUT2)						
VOH	输出高压	I_{OUT} = 50mA (拉电流)	VCC−1	VCC−0.2		V
VOL	输出低压	I_{OUT} = 100 mA (灌电流)		0.3	1	V
Tr	上升时间	C_{LOAD} = 1 nF		12		ns
Tf	下降时间	C_{LOAD} = 1 nF		10		ns

电气特性（续）

除特别说明，V_{VIN}=48 V，V_{VCC}=10 V 外部施加，RT = RDCL = 42.2 kΩ，V_{UVLO}=1.5 V，T=25℃

符号	参数	测试条件	最小值	典型值	最大值	单位
Isource	峰值源电流			1.5		A
Isink	峰值灌电流			2.5		A
过温保护						
T_{SD}	保护温度			150		℃
T_{HYS}	迟滞温度			20		℃

功能描述

CSV3532 为一款双通道电流模式 PWM 控制器，包括控制任意两路独立的正激变换器和单路高电流变换器的两个交错功率级的所有特性。两个相位差 180° 的控制通道用于减少输入纹波电流。该电路包含一个启动电路使其可以工作在高至 120V 的宽工作电压，可以提供充足的 2.5A 峰值驱动电流。可调整的最大占空比可减少原边开关管应力。其他功能包括可设置的输入欠压保护、逐周期限流、打嗝模式失效保护和可调整的响应时间、PWM 斜坡补偿、软启动和可同步的 2MHz 振荡器。

➢ 输入欠压保护

UVLO 达到阈值电压（1.25V）以上时，开启内部高压启动电路和输出驱动，此时原边电路正常工作。UVLO 管脚内接 20uA 电流源，用于产生 UVLO 迟滞。UVLO 电压还可改变最大占空比，但可能会影响 UVLO 分压电阻的选取。UVLO 最高输入电压不超过 6V。

CSV3532 可以使用外部开关强制 UVLO 电压低于 1.25V 使芯片关闭。当 UVLO 为低电平，输出驱动和高压启动电路关闭，芯片进入低功耗模式。如果 VCC 没有接外部电源，则 VIN 电流降到约 500uA。如果 VCC 使用了外部电源，则 VIN 电流大约 50uA，VCC 电流约 4.3mA。

➢ 高压启动电路

CSV3532 内置高压启动电路。VIN 脚可接受输入电压范围 13V~120V，瞬间允许 125V。当 UVLO 电压低于 1.25V，高压启动电路关闭。当输入电压高于 120V 的应用，内部高压启动电路需经外部预稳压，或使用额外的低压电源。

芯片集成 VCC 欠压保护电路（UVT），当 VCC 电压大于 7.6V，UVT 比较器通过“Drivers off”信号使能 PWM 控制器和输出驱动。UVT 比较器内建回差，欠压保护阈值通常为 6.2V，见图 1。

➢ Drivers off，VCC Disable

见图 1，Drivers off 和 VCC Disable 是两个内部信号，它可以使 CSV3532 部分功能关闭。当 UVLO 电压低于 1.25V 或触发过温保护，VCC Disable 变为高电平并关闭高压启动电路。同样，UVLO 会触发 Drivers off 信号使输出驱动关闭，SS1、SS2、COMP1、COMP2 和 RES 被下拉到地，并使能 50uA 软启动电流。当 VCC 电压降到阈值 6.2V 以下，UVT 比较器只是触发 Drivers off 信号使输出驱动关闭，而高压启动电路并没有关闭。同时 CS1、CS2、SS1、SS2、COMP1、COMP2 和 RES 被下拉到地，并使能 50uA 软启动电流。

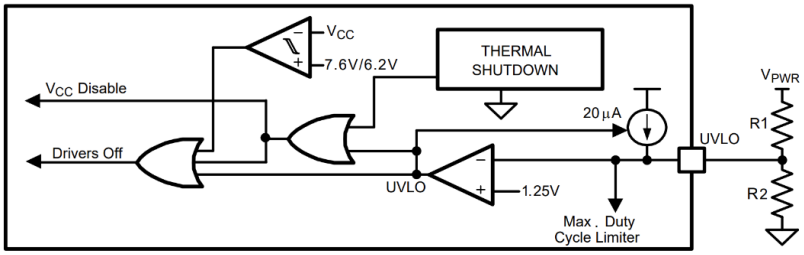


图 1：Drivers off and V_{CC} Disable

➢ 振荡器

两路输出驱动 (OUT1 和OUT2)每路频率为振荡频率一半，彼此相位差 180° ，RT/SYNC 脚电压被内部稳定在 2V，RT 电阻尽量用短的引线靠近芯片引脚。

CSV3532 允许外部时钟提供一个窄脉冲接到 RT/SYNC 脚进行频率同步。不论振荡器是自由振荡工作或是由外部时钟同步，都需要 RT 电阻。输出频率是振荡器频率的一半，电阻值计算公式来自:

$$R_T = \frac{17100}{F_S} - 0.001(F_S - 400)$$

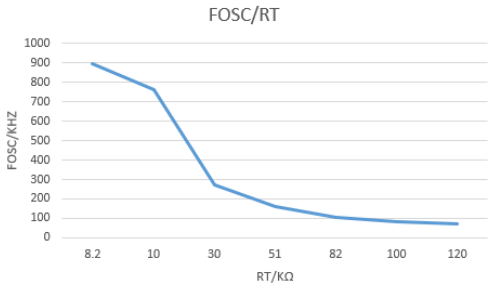


图 2：RT and FOSC

➢ PWM 比较器/斜坡补偿

每一路控制器的 PWM 比较器对 COMP 脚分配来的电压误差信号和斜坡补偿过的电流斜坡信号进比较。COMP 电压典型的控制方式是由外接的误差放大器或光耦反馈电路对变换器输出电压进行调整。COMP 脚电压在芯片内部经过两级二极管移位再经过电阻衰减到 1/3，见图 3。一个由内部时钟产生的斜坡补偿信号和电流斜坡信号在 CS 脚叠加。在电流斜坡信号上叠加一个固定斜率的小信号可以避免电流模式控制器占空比超过 50%时可能产生的次谐波振荡。内部斜坡信号由一个 45uA 电流源经过一个 2KΩ电阻到一个和 CS 并联的 42KΩ电阻到地。斜坡电流同样会流过 CS 外接电阻，所以调整 CS 脚外接电路就能调整斜坡补偿量。

PWM 比较器为输出驱动器提供脉宽信号，比较器为控制最小脉宽做了速度优化。在 VCOMP≤1.5V 时比较器输出脉宽为零，并且占空比随 VCOMP 的升高而增加。当软启动引脚被拉低(内部或外部)，相当于 COMP 同样被拉低，输出占空比被强制到零。随着软启动引脚电压升高，COMP 电压才允许升高。COMP 在芯片内部通过 5K 上拉电阻接 5V，为光耦晶体管提供偏置电流。

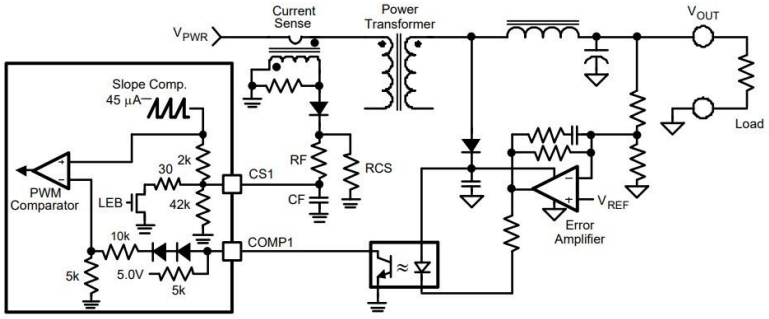


图 3：典型反馈网络

➢ 逐周期限流

每个 CS 脚采样各自变压器原边电流。当 CS 脚电压超过 0.5V，电流检测比较器立即终止当前的输出脉冲。如果高电流依然存在，芯片将进行逐周期电流峰值限制，并且开始打嗝模式限流重启。

在输出驱动为低电平期间，每个 CS 脚通过内部 30Ω电阻接地对 CS 外接滤波电容放电。放电将一直延续到输出驱动转换为高电平后的 50nS 作为电流检测前沿消隐。逐个周期对 CS 外接电容放电以及前沿消隐减轻了对 CS 滤波器的依赖都改善了电流检测的响应时间。

电流检测比较器速度很快，可能受到窄的噪声脉冲干扰。在每个 CS 脚外加 RC 滤波器可以抑制噪声。PCB 的设计对于噪声以及滤波器的影响至关重要。

➢ 打嗝模式重启

当任一控制器或两路控制器同时出现逐个周期限流情况持续一段时间后，两路控制器都将被关闭，并且经过可调整的延时之后重新进入软启动时序。RES 脚外接电容可以调整逐个周期限流到控制器被关闭的持续时间。软启动电容可以调整控制器被关闭到再次启动之间的保持时间。电路见图 4，时序见图 5，流程如下:

a)未检测到限流

10uA 电流源接在 RES 脚和地之间，RES 脚被拉低。

b)一个或两个 CS 脚反复检测到限流

20uA 电流源持续的为 RES 脚外接电容充电，见图 5，限流比较器同时终止输出脉冲实现逐个周期限流。当 RES 脚电压达到重启比较器阈值电压 2.55V 时，比较器触发锁存器开始重启时序：

●SS1 脚和 SS2 脚充电电流由 50uA 减少至 1uA。

●内部 MOSFET 导通，将 RES 脚外接电容放电。

●内部 MOSFET 导通，将 SS1 脚和 SS2 外接电容放电。

●COMP1 和 COMP2 电压分别随着 SS1 和 SS2 电压下降而使 PWM 占空比到零。

●当 SS 脚电压降到 200mV 以下，内部 SS 脚放电的 MOSFET 截止。SS 脚允许 1uA 电流源为外接电容充电使电压升高。

●当任一 SS 脚电压达到约 1.5V 时，重启锁存触发器被复位，PWM 控制器进入软启动时序并开始输出脉冲。SS 脚充电电流增至 50uA，软启动达到正常速率。如果过载情况依然存在，则 RES 脚电压再次升高并再次重启，见图 4，如果过载情况排除，RES 脚电压则被内部 10uA 电流源拉到地

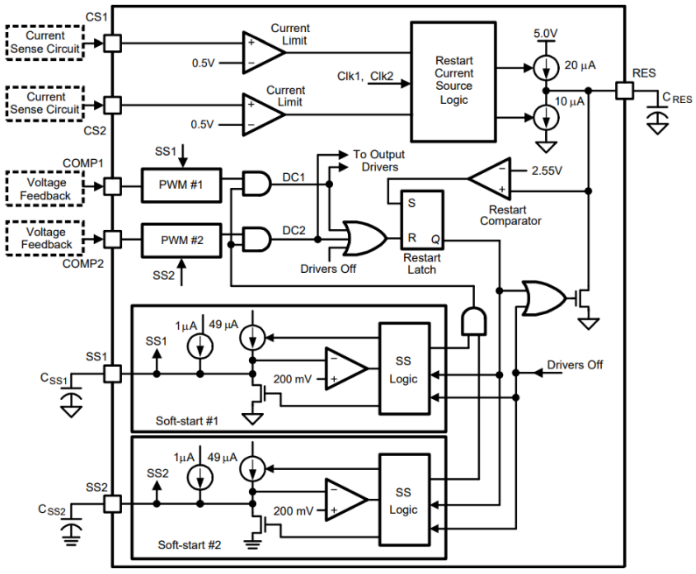


图 4：电流限制重启电路

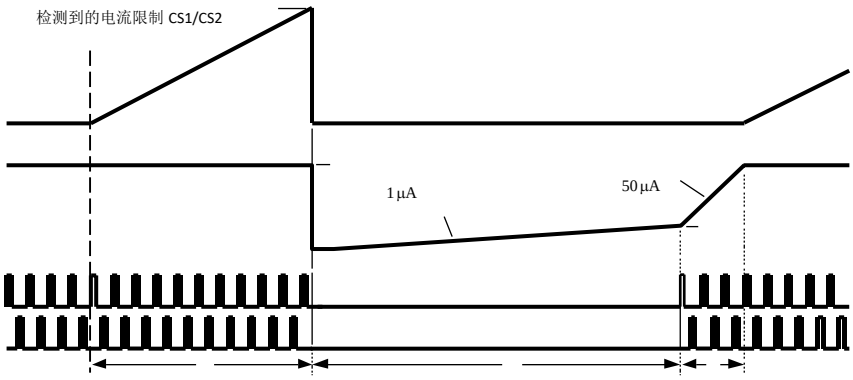


图 5：电流限制重启

➢ 软启动

软启动电路可使每一路调整器逐步达到稳态工作，以减少启动冲击电流。开机后，SS 脚首先在内部被拉到地。当 VCC 电压升高到欠压保护电路(UVT) 阈值后，SS 脚被释放，并由内部 50uA 电流源为外接电容充电。COMP 电压随着 SS 压上升，当 COMP 电压达到约 1. 5V 时，开始有小占空比的脉冲输出。SS 脚电压将连续升高，直到大约 5V。而每个 COMP 电压则升高到控制电压环稳定所需的一个值。

如果内部 Drivers off 信号动作(见 Drivers off, VCC Disable)， 两个 SS 脚被内部拉到地，COMP 脚也随 SS 脚拉到地，输出驱动关闭。当 Drivers off 信号被清除，且 VCC 电压高于欠压保护点，SS 脚被释放，内部 50uA 电流源为外接软启动电容充电，允许输出脉宽增加。

如果检测到持续的过流，则会触发限流重启，两个 SS 脚和 COMP 脚都被拉到地，输出驱动关闭，50uA 电流源减少至 1uA。短暂的延迟后，SS 脚和 COMP 脚被释放，软启动电容充电速度较慢，当 COMP 电压达到约 1.5V 后，输出驱动被使能，SS 脚电流源增至 50uA，输出占空比逐渐增至环路所需的稳态。

如需关闭两路控制器其中的一路，而不影响另一路，可将对应的 SS 脚接地。这将强迫 COMP 脚被拉到地，这路控制器的输出脉宽将减少至零，释放 SS 脚即可恢复工作。

➢ 占空比

每一路的输出占空比由 CS 脚的电流信号和外接的电压反馈电路所提供的 COMP 电压进行比较。不论在任一瞬时或是失效情况下，两路控制器都受共用的最大占空比电路限制。

用户设置最大占空比

在 DCL 脚和 GND1 脚之间外接一个电阻 RDCL 可以对最大占空比进行设置，公式如下：

最大占空比=80%*RDCL /RT

RT 为连接在 RT/SYNC 脚的频率设置电阻。先确定 RT 电阻之后才能进行 RDCL 电阻的计算。在框图中以 DCL 脚电压对 Ramp1 和 Ramp2 两个信号比较，产生了 UserMaxDC1 和 UserMaxDC2 两个定时信号。这些信号送到两个 4 输入端与门去限制两路控制器的 PWM 最大占空比。

输入电压限制最大占空比

UVLO 脚电压正比于输入电压，在输入电压升高时进一步限制最大占空比。当 UVLO 脚电压低于 1.25V，输出被关闭。当 UVLO 脚电压等于 1.25V，最大允许占空比为 80% (被 DCL 限制时更小)。当 UVLO 脚电压随着输入电压的升高而升高，而允许的最大占空比不断减小。UVLO 脚电压约 4.5V 时最大占空比为 10%。UVLO 脚电压经过内部反相放大器后与振荡器产生的 Ramp1 和 Ramp2 比较，又产生 MaxDC1 和 MaxDC2 两个定时信号。这些信号送到两个 4 输入端与门去限制两路控制器的 PWM 最大占空比。

最终的输出脉宽

控制器的输出脉宽受控于 4 输入端与门的四个输入信号((UserMaxDC, MaxDC, PWM 和 CLK)。而最终的输出脉宽取决于最窄的那个脉冲。不论哪一个与门输入信号先由高电平翻转为低电平都会导致最终输出脉冲的结束。

输出驱动器

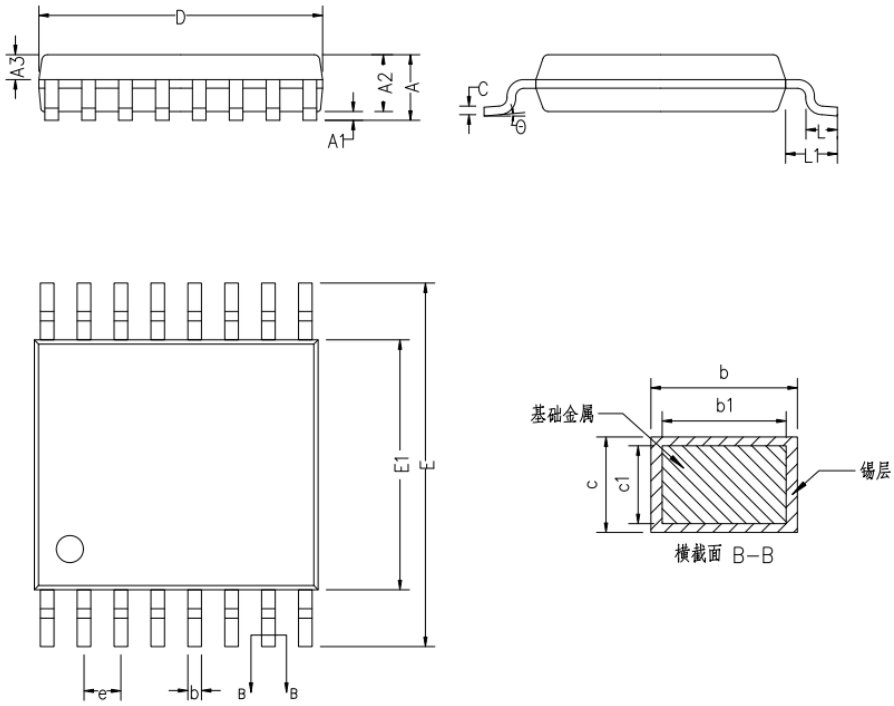
OUT1 脚是控制器一的主开关输出驱动器，它为 N 沟道 MOSFET 设计,具有 1. 5A 的拉出电流和 2.5A 的灌入电流，峰值输出电平为 VCC。GND1 脚是控制器一的地回路，和控制器二对应的引脚是 OUT2 脚和 GND2 脚。两路输出驱动器频率为振荡频率一半，上升沿彼此相位差 180° 。OUT1 和 OUT2 的开通时间取决于各自的占空比控制器。

➢ 过温保护

CSV3532 允许工作结温不超过 125℃。如果结温达到 150℃，温度保护电路将触发 VCC Disable 和 Drivers off 见图 1。启动稳压器和四个输出驱动器都被关闭，SS1、SS2 和 RES 脚都被拉到地，软启动电流被设置为 50uA。CSV3532 处于低功耗模式，防止过温导致芯片永久失效。当温度降到 130℃以下(典型回差 20℃)，高压启动电路被使能，开始进入启动时序。

封装外形图

TSSOP16



符号	单位(毫米)		
	最小值	常规值	最大值
A	–	–	1.20
A1	0.05	–	0.15
A2	0.90	1.00	1.05
A3	0.39	0.44	0.49
b	0.20	–	0.28
b1	0.19	0.22	0.25
c	0.13	–	0.17
c1	0.12	0.13	0.14
D	4.90	5.00	5.10
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	理论值0.65		
L	0.45	0.60	0.75
L1	参考值1.00		
θ	0°	–	8°

重要声明

苏州锴威特半导体股份有限公司保留更改规格的权利，恕不另行通知。苏州锴威特半导体股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任，苏州锴威特半导体股份有限公司没有为用于特定目的产品提供使用和应用支持的义务。苏州锴威特半导体股份有限公司不会转让其专利许可以及任何其他的相关许可权利。