用于 Boost 和 SEPIC 拓扑的 120V 低边控制芯片

产品描述

CSV3522E 是一款适用于 Boost 和 SEPIC 拓扑架构的高压低边控制芯片，包含单路电源转换器所需的所有功能。采用电流模式控制，可简化环路补偿的设计，同时提供线电压前馈功能。

CSV3522E 内置高压启动电路，可在高达 120V 的宽输入电压范围内工作。

CSV3522E 专为高速应用设计，包含一个频率范围高达 1MHz 的振荡器，总传播延迟小于 100ns。芯片内部还集成有误差放大器、精密基准、欠压保护、逐周期限流、斜坡补偿、软启动、振荡器可同步等功能。

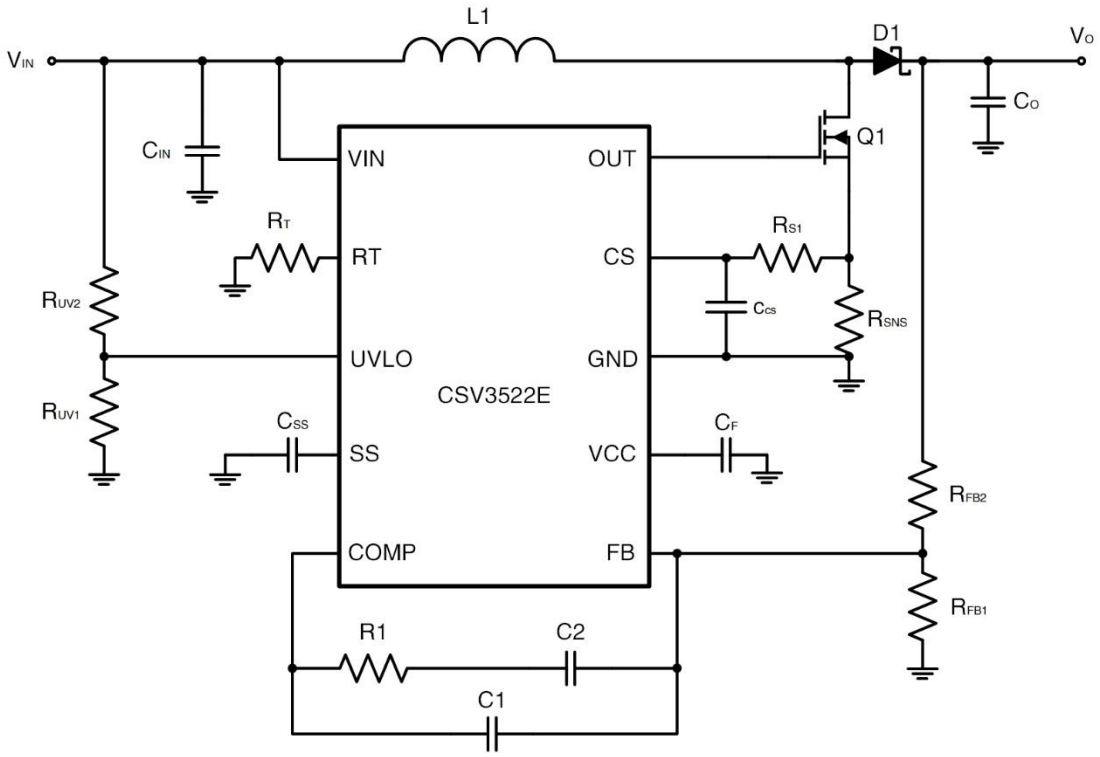
产品特点

- 高压启动电路
- VIN 范围：6V 至 120V
- 误差放大器
- 精密基准
- 软启动时间外部可调
- 输出电流驱动能力 1A
- 外部可设置的欠压保护功能
- 逐周期限流保护
- 斜坡补偿
- 振荡频率外部可设置，且支持外部时钟同步

应用领域

- 升压转换器
- SEPIC 转换器

典型应用

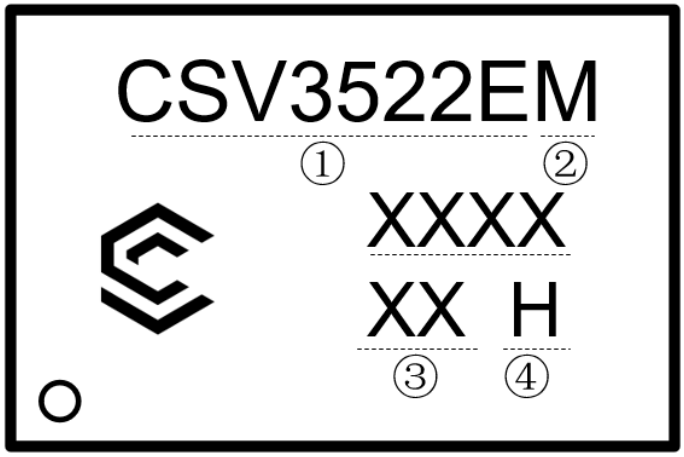


订购信息

产品型号	订货信息	封装类型	包装方式
CSV3522EM	CSV3522EM	MSOP10	编带/料管

产品标识信息：

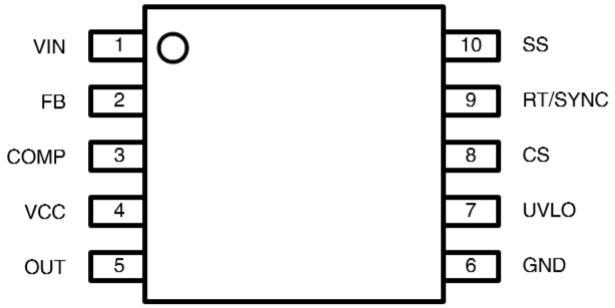
① 产品型号
② 封装形式： “M”代表MSOP10
③ 产品生产批号
④ 产品内部控制标志



MSOP10标识示意图

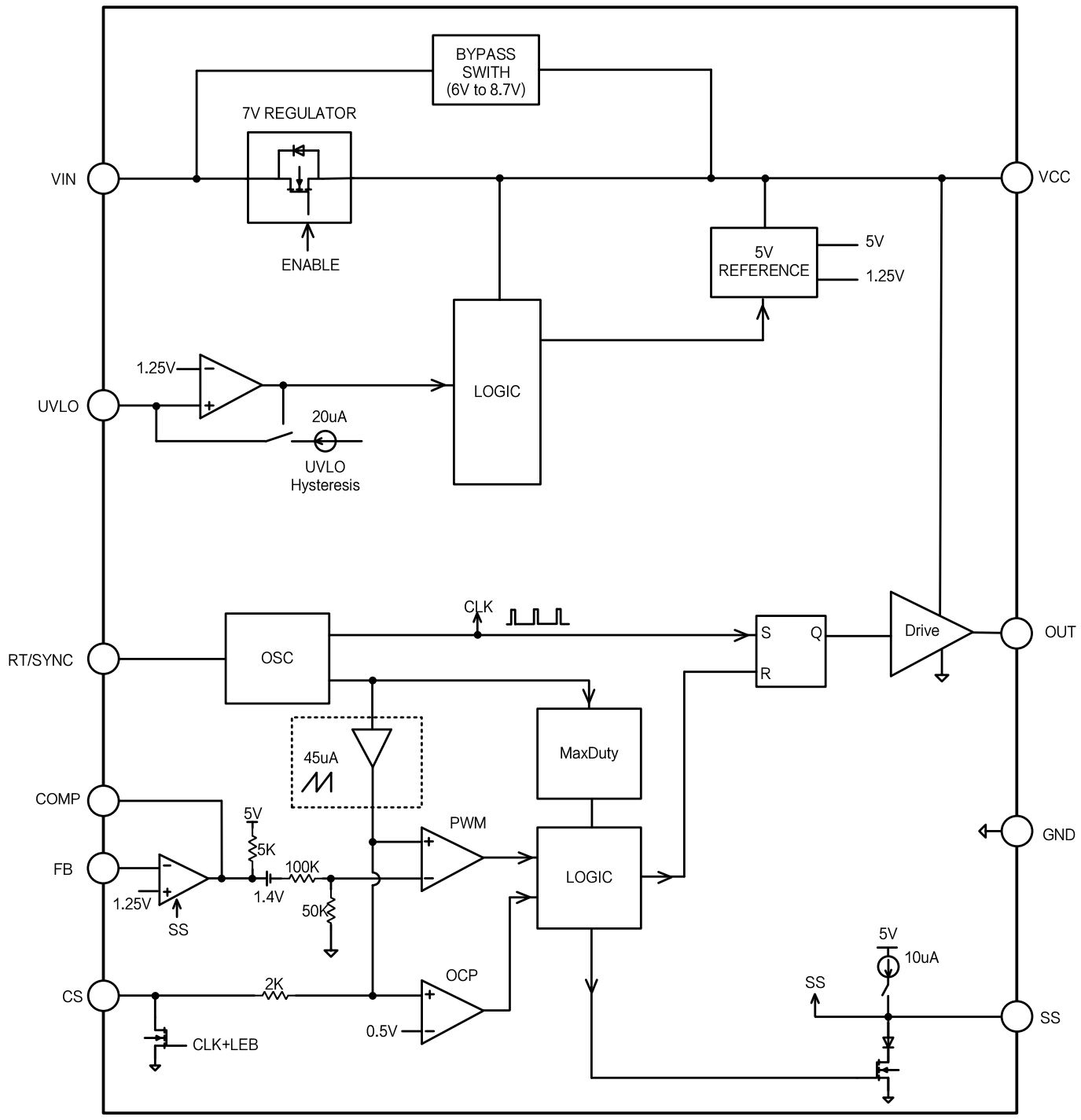
管脚定义

MSOP10



序号	名称	功能描述
1	VIN	输入供电
2	FB	反馈端
3	COMP	脉冲宽度调制
4	VCC	芯片电源
5	OUT	输出驱动
6	GND	地
7	UVLO	输入欠压检测
8	CS	电流检测
9	RT/SYNC	振荡频率设置/同步时钟输入管脚
10	SS	软启动

功能框图


BYPASS
SWITH
(6V to 8.7V)
7V REGULATOR
VIN
ENABLE
VCC
5V
REFERENCE
5V
1.25V
1.25V
UVLO
20uA
UVLO
Hysteresis
LOGIC
CLK
RT/SYNC
OSC
S
Q
R
Drive
OUT
45uA
MaxDuty
COMP
FB
5V
5K
100K
1.4V
50K
PWM
LOGIC
GND
1.25V
SS
CS
2K
OCP
0.5V
CLK+LEB
5V
10uA
SS
SS

极限工作范围(1)

V_{IN} 电压 .·····–0.3V~125V
V_{CC} 电压.····· –0.3V~20V
V_{RT} 电压.····· –0.3V~5.5V
其他管脚电压.·····–0.3V~7V
结温.·····150℃
存储温度范围.·····–55℃~+150℃
人体模式 ESD 能力.····· ± 2KV

(1)超过极限工作范围可能会对芯片造成永久性损坏。这些只是应力额定值，并不意味着芯片在这些或任何其他条件下的功能超出了推荐运行条件下的规定。长时间工作在极限值下可能会影响芯片的可靠性。

推荐工作范围(1)

参数	最小值	最大值	单位
VIN 电压范围	6	120	V
VCC 外部供电范围	7.5	16	V
工作结温范围	−40	125	℃

(1)推荐工作条件是指芯片正常运行的条件。关于准确的规格和测试条件，请参考电气特性。

电气特性

除非另有规定，默认情况下：V_{IN}=24V，RT=27.4kΩ，T=25℃。

符号	参数	测试条件	最小值	典型值	最大值	单位
高压启动						
V_{CC}Reg	V_{CC} 调节电压	10V≤VIN≤60V，ICC=1mA	6.5	7	7.4	V
		6V≤VIN<10V，VCC 开路	5			
I_{VCC_Lim}	V_{CC} 限制电流		15	30		mA
I_{VIN}	启动电流	V_{IN}=60V		150	500	uA
I_{VINSD}	待机电流	V_{UVLO}=0V，V_{CC} 开路		350	450	
V_{IN}-V_{CC}	V_{IN} 对 V_{CC} 调制偏差	ICC=0mA f_{SW} < 200kHz 6V ≤ V_{IN} ≤ 8.5V		200		mV
VCC 供电						
V_{CCON}	开启阈值			5.5		V
V_{CCHys}	电压迟滞			500		mV
I_{CC}	工作电流	C_{load}=0		2	4	mA
Z_{VCC}	VCC 输出阻抗 0mA≤ICC≤5mA	VIN=8V		20		Ω
		VIN=24V		1.6		
误差放大器						
GBW	增益带宽			4		MHz
DC Gain	直流增益			75		dB
V_{FB}	参考电压	FB 与 COMP 短接	1.22	1.25	1.28	V
I_{COMP}	COMP 下拉电流	FB=1.5V，COMP=1V	5	17		mA
UVLO						
V_{UVLO}	关断阈值		1.22	1.25	1.28	V
I_{UVLO}	迟滞电流		16	20	24	uA

电气特性(续)

除非另有规定，默认情况下：V_{IN}=24V，RT=27.4kΩ，T=25℃。

符号	参数	测试条件	最小值	典型值	最大值	单位
电流限制						
T_{Delay1}	传输延迟	CS 从 0 跳变至 0.6V 的时间至 OUT 产生输出的 90%		30		ns
V_{CS_TH}	CS 阈值电压		0.45	0.5	0.55	V
T_{LEB}	前沿消隐时间			65		ns
R_{CS}	CS 内阻			40	75	Ω
软启动						
I_{SS}	软启动电流		7	10	13	uA
V_{offset}	SS 至 COMP 偏移电压		0.35	0.55	0.75	V
振荡器						
Fosc	频率	RT=84.5kΩ	170	200	230	KHz
		RT=27.4kΩ	525	600	675	
		RT=16.2kΩ	865	990	1115	
V_{SYNC}	同步阈值				3.8	V
PWM 比较器						
T_{Delay2}	传输延迟	COMP=2V,CS 从 0 跳变至 0.4V 的时间至 OUT 输出为低		25		ns
D_{MIN}	最小占空比	COMP=0V			0	%
D_{MAX}	最大占空比			80		
Gain	COMP 到 PWM 比较器增益			0.33		
V_{COMP_OC}	COMP 开路电压		4.3	5.2	6.1	V
I_{COMP_SC}	COMP 短路电流	COMP=0V	0.6	1.1	1.5	mA
斜坡补偿						
V_{SLOPE}	斜坡补偿幅度	PWM 比较器到 CS 的增量增加	83	110	137	mV
输出部分						
V_{OH_SAT}	输出高饱和电压	Iout=50mA,V_{CC}-V_{OUT}		0.25	0.75	V
V_{OL_SAT}	输出低饱和电压	I_{OUT}=100mA,V_{OUT}		0.25	0.75	

电气特性(续)

除非另有规定，默认情况下：V_{IN}=24V，RT=27.4kΩ，T=25℃。

符号	参数	测试条件	最小值	典型值	最大值	单位
输出部分						
Tr	上升沿时间	Cload=1nF		18		ns
Tf	下降沿时间	Cload=1nF		15		

功能描述

CSV3522E 是一款适用于 Boost 和 SEPIC 拓扑架构的高压低边控制芯片，包含单路电源转换器所需的所有功能。采用电流模式控制，可简化环路补偿的设计，同时提供线电压前馈功能。

CSV3522E 内置高压启动电路，可在高达 120V 的宽输入电压范围内工作。CSV3522E 专为高速应用设计，包含一个频率范围高达 1MHz 的振荡器，总传播延迟小于 100ns。芯片内部还集成有误差放大器、精密基准、欠压保护、逐周期限流、斜坡补偿、软启动、振荡器可同步等功能。

➢ 高压启动电路

CSV3522E 内置高压启动电路，工作范围可达 120V，最大输出电流能力 35mA（典型值）。高压启动电路工作后，为 VCC 引脚外部电容充电。VCC 引脚电容推荐范围为 0.1μF 至 100μF。当 VCC 引脚电压达到开启阈值电压，芯片启动，当 VCC 降至关断阈值以下，芯片关断。

在典型应用中，变压器辅助绕组通过二极管连接到 VCC 引脚，应将 VCC 电压设置到 7.5V 以上，关闭高压启动电路。辅助绕组供电可提高转换效率，同时降低功耗。

在辅助绕组处于非工作状态的故障情况下，应限制 VCC 引脚的外部电流，确保高压启动电路的功耗不超过芯片的最大功耗。将 VCC 和 VIN 引脚短接，并由外部提供 7.5~16V 电源电压，可以禁用高压启动电路。

➢ 欠压保护

CSV3522E 包含欠压保护电路。通过 VIN 到 GND 的分压电阻比例设置 VIN 工作范围。当 VIN 在所需的工作范围内，UVLO 引脚上的电压应大于 1.25V，如果低于该电压，则所有功能将被禁用，芯片保持低功耗待机状态。

UVLO 电压迟滞是通过内部 20μA 电流源实现的，该电流源在分压电阻中打开或关闭。当 UVLO 电压超过阈值时，电流源打开并立即升高 UVLO 引脚上的电压。当 UVLO 引脚电压低于阈值时，电流源关闭，导致 UVLO 引脚电压下降。UVLO 引脚还可用于实现外部启用/禁用功能如图 1 所示。

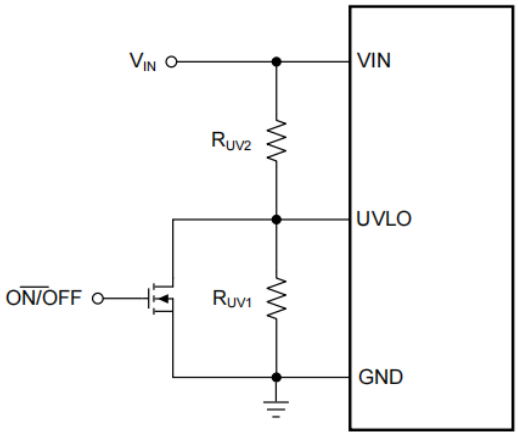


图 1. 启用或禁用使用 UVLO

➢ 误差放大器

CSV3522E 内置了一个高增益误差放大器。放大器的同相输入在内部设置为 1.25V 的固定参考电压，反相输入连接到 FB 引脚。在非隔离应用中，FB 引脚连接到输出分压电阻中间节点，补偿环路连接在 COMP 和 FB 引脚之间。对于大多数隔离应用，误差放大器功能在转换器的次级侧实现，并且不使用内部误差放大器。内部误差放大器设计为开漏输出，可通过将 FB 引脚接地来禁用。COMP 管脚在芯片内部通过 5KΩ 电阻上拉到 5V 低压电源，可用作隔离应用中光耦的上拉电阻。

➢ 电流采样/过流保护

CSV3522E 内置电流采样比较器，可以实现逐周期过流保护功能。如果电流采样比较器输入端的电压超过 0.5V，则立即关闭输出。建议在 CS 管脚附近设置一个小型 RC 滤波器来过滤电流采样信号中的噪声。CS 管脚内部有一个下拉 MOSFET，它在每个周期结束时对 CS 外部电容放电。新的导通周期开始时，放电装置保持 65ns 的放电时间用于电流采样前沿消隐。

CSV3522E 电流采样和 PWM 比较器速度非常快，可以响应短时间的噪声脉冲。布局考虑对电流采样滤波器和采样电阻至关重要，CS 管脚外部电容必须非常靠近 CSV3522E，并直接连接到引脚 CS 和 GND。如果使用辅助绕组进行电流采样，辅助绕组的两条引线都应连接到采样电阻和滤波器网络。也可以使用功率管源端电阻进行电流采样，但需要低电感电阻。在使用电流采样电阻进行设计时，所有噪声敏感的低功率地都应和芯片地接一起，并且功率地进行单独连接。

➢ 振荡器和同步功能

连接在 RT 和 GND 引脚之间的单个外部电阻可以设置 CSV3522E 振荡器频率。对于 CSV3522E，振荡器频率和工作输出频率相同。要设置所需的输出工作频率(F_{SW})，RT 电阻可以通过以下公式计算：

$$R_T = \frac{\left(1 - 8 \times 10^{-8} \times F_{sw}\right)}{F_{sw} \times 5.77 \times 10^{-11}}$$

CSV3522E 也可以同步外部时钟。外部时钟的频率必须高于 RT 电阻设置的自由运行振荡器频率。时钟信号应通过一个 100pF 电容耦合到 RT 引脚。RT 引脚上的峰值电压需要大于 3.8V 才能检测同步脉冲。同步脉冲宽度应设置在 15 到 150ns 之间。无论振荡器是自由运行的还是外部同步的，始终需要 RT 电阻。RT 电阻应位于非常靠近芯片的位置，并直接连接到引脚 RT 和 GND。

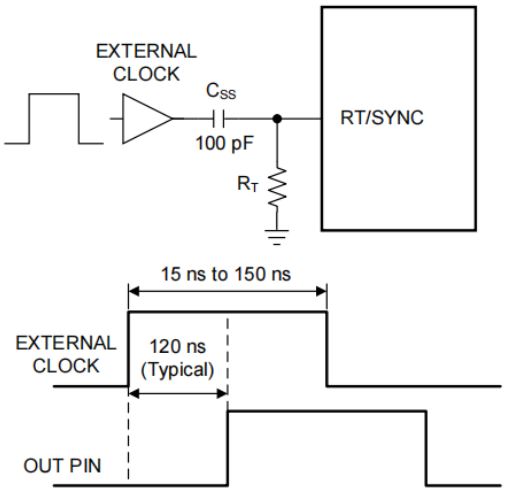


图 2.振动器同步功能

➢ PWM 比较器/斜坡补偿

PWM 比较器将电流斜坡信号与来自误差放大器输出的环路误差电压进行比较。COMP 引脚上的误差放大器输出电压下降 1.4V，然后通过 3:1 电阻分压器进一步衰减。COMP 引脚上的 0V 电压将导致控制器输出的占空比为零。当占空比超过 50%，电流模式控制电路会发生次谐波振荡。通过向电流采样信号添加额外的固定斜率电压信号（斜坡补偿），可以避免这种振荡。

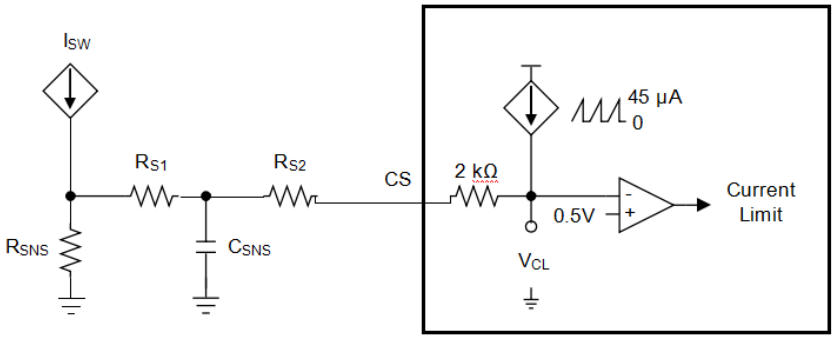


图 3. 斜坡补偿

➢ 软启动

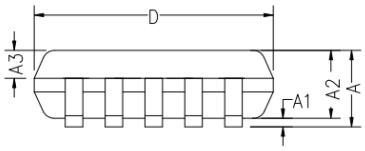
软启动功能允许电源转换器逐渐进入稳态工作，从而降低启动应力和电流浪涌。上电时，在 V_{CC} 和 UVLO 满足各自的电压阈值后，内部 10μA 电流源为 SS 引脚外部电容充电。SS 引脚电压将缓慢上升，同时可以限制 COMP 引脚电压和输出脉冲的占空比。

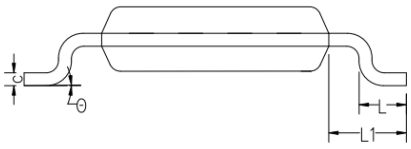
➢ 栅极驱动器和最大占空比限制

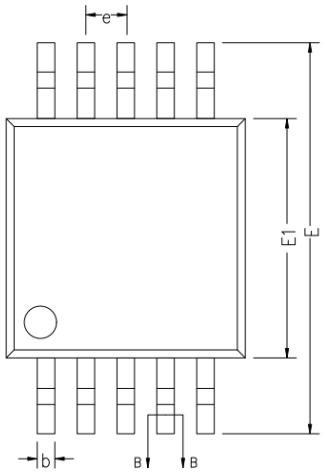
CSV3522E 内部栅极驱动器可提供 1A 的峰值电流。CSV3522E 的最大输出占空比由内部振荡器决定，可达 80%。

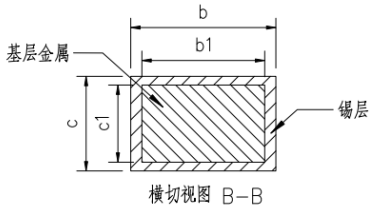
封装外形图:

MSOP10









符号	单位(毫米)		
	最小值	常规值	最大值
A	–	–	1.10
A1	0.05	–	0.15
A2	0.75	0.85	0.95
A3	0.30	0.35	0.40
b	0.18	–	0.26
b1	0.17	0.20	0.23
c	0.15	–	0.19
c1	0.14	0.15	0.16
D	2.90	3.00	3.10
E	4.70	4.90	5.10
E1	2.90	3.00	3.10
e	理论值0.50		
L	0.40	–	0.70
L1	参考值0.95		
θ	0°	–	8°

重要声明

苏州锴威特半导体股份有限公司保留更改规格的权利，恕不另行通知。苏州锴威特半导体股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任。苏州锴威特半导体股份有限公司没有为用于特定目的产品提供使用和应用支持的义务。苏州锴威特半导体股份有限公司不会转让其专利许可以及任何其他的相关许可权利。