具理想二极管的浪涌抑制器

产品描述

CSV2464 浪涌抑制器具有理想二极管控制器，可保护负载避免高压瞬变的损坏。通过控制一个外部 N 沟道 MOSFET 传输器件两端的电压降，该器件可在过压过程中限制和调节输出。CSV2464 还包括一个定时的电流限制电路断路器。在故障情况下，一个可调故障定时器必须在传输器件关断前结束，CSV2464 将在一个延迟后自动重新启动。CSV2464 可精确地监视输入电源的过压和欠压情况，外部 MOSFET 在欠压状态下保持关断，自动重试在过压状态下停用。

集成理想二极管控制器负责驱动第二个 MOSFET 以代替一个用于实现反向输出保护和输出电压保持的肖特基二极管。CSV2464 控制 MOSFET 源漏两端正向电压降，最大限度的抑制电源故障、掉电或输入短路时的反向电流瞬变。

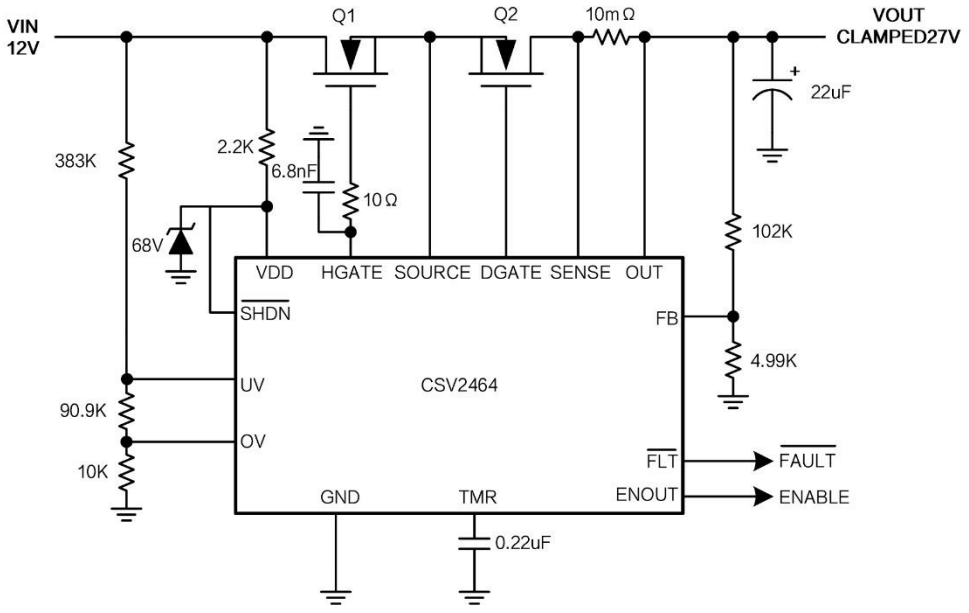
产品特点

- 宽工作电压范围 4V~80V
- 利用 VCC 箝位可承受超过 80V 的浪涌
- 可调输出箝位电压
- 理想二极管控制器可在输入掉电期间保持输出电压
- 反向输入保护至-40V
- 反向输出保护至-40V
- 过流保护
- 停机电流 15uA(在 VCC 12V 输入时)
- 可调故障定时器
- 故障期间重试占空比为 0.1%

应用领域

- 汽车和航空电子浪涌保护
- 热插拔/带电插入
- 冗余电源
- 输出端口保护

典型应用

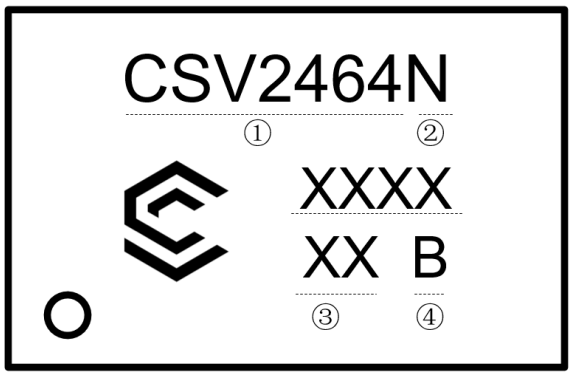


订购信息

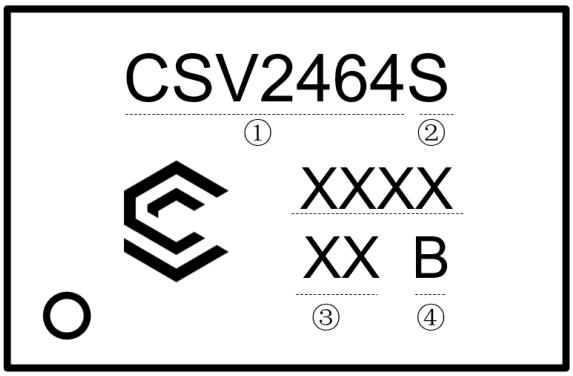
产品型号	订货信息	封装类型	包装方式
CSV2464N	CSV2464N	DFN3×4-14L	编带
CSV2464S	CSV2464S	SOP16	编带/料管

产品标识信息

① 产品型号
② 封装形式：“N”代表DFN3×4-14L
“S”代表SOP16
③ 产品生产批号
④ 产品内部控制标志

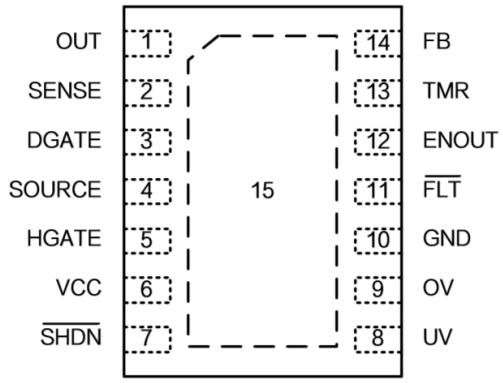


DFN3×4-14L 封装示意图



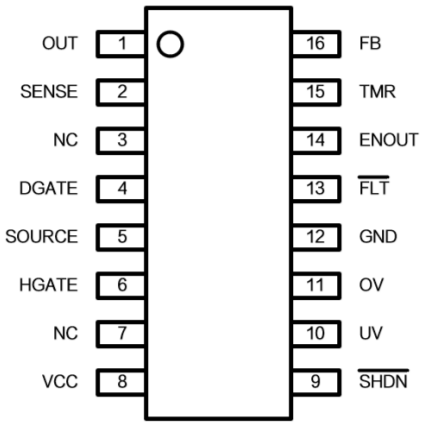
SOP16 封装示意图

管脚定义(DFN3×4-14L)



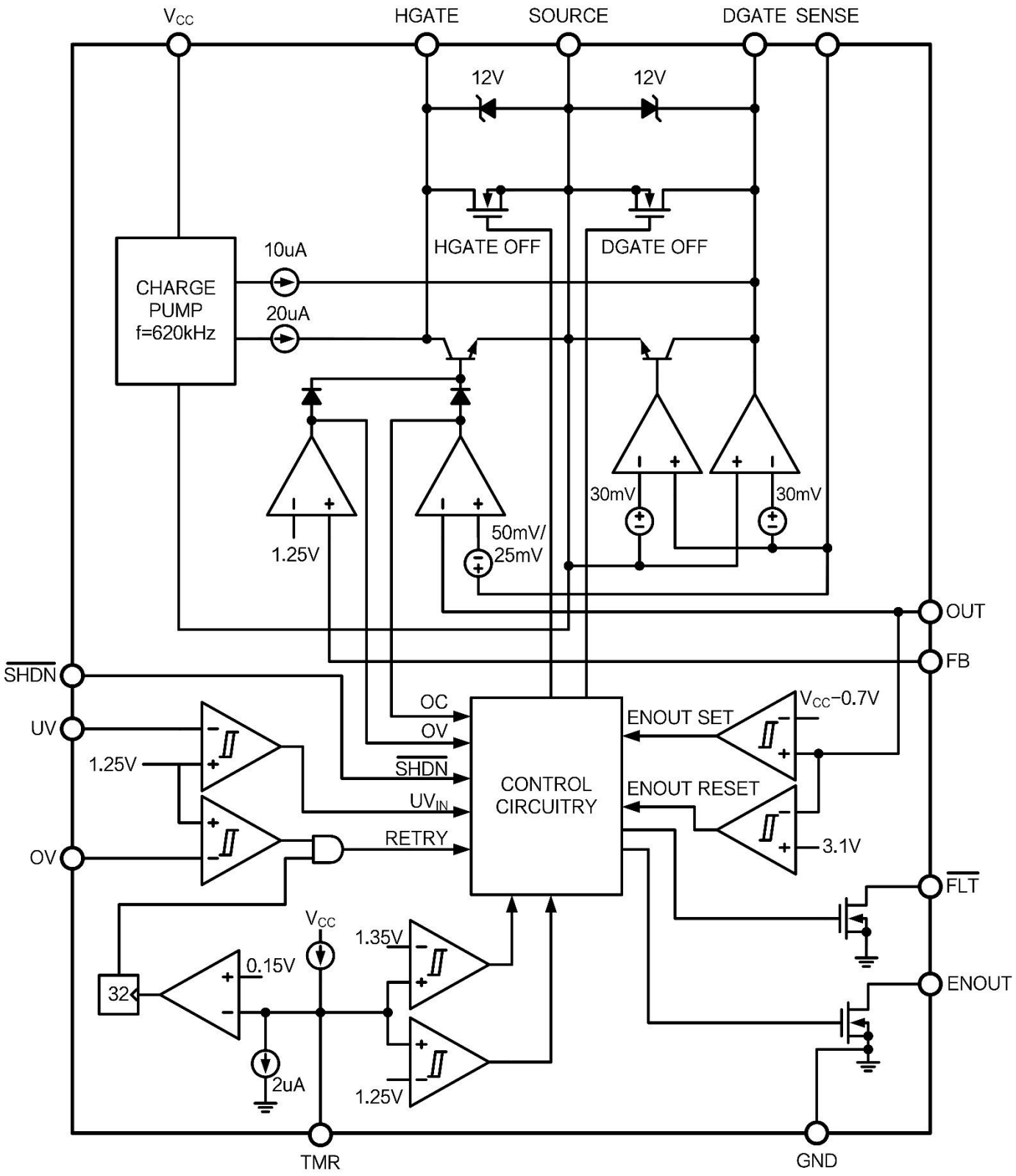
序号	名称	功能描述
1	OUT	输出电压检测输入
2	SENSE	电流检测输入
3	DGATE	二极管控制器栅极驱动输出
4	SOURCE	公共源极输入和栅极驱动器回路
5	HGATE	浪涌抑制器栅极驱动输出
6	VCC	电源输入
7	$\overline{\text{SHDN}}$	芯片停机控制引脚
8	UV	欠压比较器输入
9	OV	过压比较器输入
10	GND	芯片地
11	$\overline{\text{FLT}}$	故障输出
12	ENOUT	使能输出
13	TMR	故障定时器输入
14	FB	稳压器反馈输入
15	EP	散热片

管脚定义(SOP16)



序号	名称	功能描述
1	OUT	输出电压检测输入
2	SENSE	电流检测输入
3	NC	空脚
4	DGATE	二极管控制器栅极驱动输出
5	SOURCE	公共源极输入和栅极驱动器回路
6	HGATE	浪涌抑制器栅极驱动输出
7	NC	空脚
8	VCC	电源输入
9	$\overline{SHDN}$	芯片停机控制引脚
10	UV	欠压比较器输入
11	OV	过压比较器输入
12	GND	芯片地
13	$\overline{FLT}$	故障输出
14	ENOUT	使能输出
15	TMR	故障定时器输入
16	FB	稳压器反馈输入

功能框图


VCC
HGATE
SOURCE
DGATE
SENSE
12V
12V
HGATE OFF
DGATE OFF
CHARGE PUMP f=620kHz
10uA
20uA
1.25V
50mV/ 25mV
30mV
30mV
OUT
FB
SHDN
UV
OV
1.25V
OC
OV
SHDN
UVIN
RETRY
CONTROL CIRCUITRY
ENOUT SET
VCC-0.7V
ENOUT RESET
3.1V
FLT
ENOUT
VCC
1.35V
0.15V
32
2uA
1.25V
TMR
GND

极限工作范围(1)

VCC 电压 ····· −40V 至 100V
SOURCE,OV,UV,$\overline{SHDN}$,电压·····−40V 至 100V
HGATE 电压····· SOURCE−0.3V 至 SOURCE+10V
DGATE 电压····· SOURCE−0.3V 至 SOURCE+10V
ENOUT,$\overline{FLT}$ ·····−0.3V 至 100V
OUT,SENSE ·····−40V 至 100V
SENSE 至 OUT····· −100V 至 100V
OUT 至 VCC ····· −100V 至 100V
SENSE 至 SOURCE····· −100V 至 100V
FB,TMR 电压·····−0.3V 至 5.5V
结温·····150℃
储存温度范围·····−55℃~150℃

(1) 超过极限工作范围可能会对芯片造成永久性损坏。这些只是应力额定值，并不意味着芯片在这些或任何其他条件下的功能超出了推荐运行条件下的规定。长时间工作在极限值下可能会影响芯片的可靠性。

推荐工作范围(2)

参数	符号	最小值	最大值	单位
电源	VCC	4	80	V
欠压检测管脚	UV	0	80	V
芯片输出管脚	OUT	0	80	V
过流检测管脚	SENSE	0	80	V
工作结温范围	T	−40	125	℃

(2) 推荐工作条件是指芯片正常运行的条件。关于准确的规格和测试条件，请参考电气特性。

电气参数

除非另有说明，默认连接如：VCC=12V，UV=1.5V，OV=FB=0V，T=25℃。

符号	参数	测试条件	最小值	典型值	最大值	单位
VCC电流						
VCC	工作电源范围		4		80	V
I_{CC}	电源电流	VCC=SOURCE=SENSE=OUT=12V		370	750	uA
$I_{CC(SHDN)}$	停机模式电源电流	停机		15	50	uA
$I_{CC(REV)}$	反向输入电流	VCC=-30V		0	-10	uA
浪涌抑制器						
$\triangle V_{HGATE}$	HGATE栅极驱动 (V_{HGATE}-V_{SOURCE})	VCC=4V,DGATE为电平，I_{HGATE}=0uA, -1uA	5	9	12	V
		VCC=12V,DGATE为电平，I_{HGATE}=0uA, -1uA	10	12	16	V
$I_{HGATE(UP)}$	HGATE上拉电流	VCC=SOURCE=SENSE=OUT=12V	-10	-20	-30	uA
$I_{HGATE(DN)}$	HGATE下拉电流	过压：FB=1.5V, V_{HGATE}=5V	60	140		mA
		过流：$\triangle V_{SNS}$=100mV, V_{HGATE}=5V	60	140		mA
		停机/故障关断：V_{HGATE}=5V	0.4	1.4		mA
I_{SRC}	SOURCE输入电流	VCC=SOURCE=SENSE=OUT=12V		10	40	uA
		VCC=SOURCE=12V，停机		50	90	uA
		V_{SOURCE}=-30V	-3.5	-0.5		mA
V_{FB}	FB伺服电压	VCC=12V至80V	1.2	1.25	1.3	V
I_{FB}	FB输入电流	FB=1.25V		0	1	uA
$\triangle V_{SNS}$	过流故障门限 (V_{SENSE}-V_{OUT})	VCC=4V至80V,OUT=2.5V至VCC	35	50	65	mV
		VCC=4V至80V,OUT=0V至1.5V	10	25	40	mV
I_{SNS}	SENSE输入电流	SENSE=VCC=SOURCE=OUT=12V		60	110	uA
		SENSE=-15V			-4	mA
$I_{TMR(UP)}$	TMR上拉电流，过压	TMR=1V,FB=1.5V,VCC-OUT=0.5V	-1.3	-2	-3	uA
		TMR=1V,FB=1.5V,VCC-OUT=75V	-30	-50	-70	uA

电气参数(续)

除非另有说明，默认连接如：VCC=12V,V_{UV}=1.5V, T=25℃。

符号	参数	测试条件	最小值	典型值	最大值	单位
$I_{TMR(UP)}$	TMR上拉电流,过流	TMR=1V,△VSNS=60mV, VCC-OUT=0.5V	-6	-10	-14	uA
		TMR=1V,△VSNS=60mV, VCC-OUT=75V	-150	-260	-350	uA
	TMR上拉电流,报警	TMR=1.3V,FB=1.5V, VCC-OUT=0.5V	-3	-5	-7	uA
	TMR上拉电流,重试	TMR=1V,FB=1.5V,	-1.3	-2	-3	uA
$I_{TMR(DN)}$	TMR下拉电流	TMR=1V,FB=1.5V,重试	1.1	2	2.7	uA
		停机	0.3	0.6	1.5	mA
$V_{TMR(F)}$	TMR故障门限	$\overline{FLT}$下降，VCC=4至80V	1.2	1.25	1.3	V
$V_{TMR(G)}$	TMR栅极关断门限	HGATE下降，VCC=4至80V	1.3	1.35	1.4	V
$V_{TMR(R)}$	TMR重试门限	HGATE上升(在32个周期之后), VCC=4至80V	0.125	0.15	0.175	V
$\triangle V_{TMR}$	预警定时器	$V_{TMR(G)}$- $V_{TMR(F)}$，VCC=4至80V	75	100	125	mV
V_{UV}	UV输入门限	UV下降，VCC=4V至80V	1.2	1.25	1.3	V
$V_{UV(HYST)}$	UV输入迟滞		25	50	80	mV
V_{OV}	OV输入门限	OV上升，VCC=4V至80V	1.2	1.25	1.3	V
$V_{OV(HYST)}$	OV输入迟滞			20		mV
I_{IN}	UV,OV输入电流	UV,OV=1.25V		0	1	uA
		UV,OV=-30V			-0.6	mA
V_{OL}	ENOUT,$\overline{FLT}$输出为低电平	I_{SINK}=0.25mA		0.07	0.3	V
		I_{SINK}=2mA		0.7	1.3	V
I_{LEAK}	ENOUT,$\overline{FLT}$漏电流	ENOUT,$\overline{FLT}$=-80V		0	2.5	uA
$\triangle V_{OUT(TH)}$	输出高电平门限	ENOUT从低电平至高电平	0.4	0.7	1	V
$V_{OUT(RST)}$	输出复位门限	ENOUT从高电平至低电平	2.4	3.1		V
I_{OUT}	OUT输出电流	VCC=OUT=12V,$\overline{SHDN}$开路		50	80	uA
		OUT=-15V		-30		uA

电气参数(续)

除非另有说明，默认连接如：VCC=12V,V_{UV}=1.5V, T=25℃。

符号	参数	测试条件	最小值	典型值	最大值	单位
I_{TOUT}	停机模式中的输出电流I_{SNS}+I_{OUT}	VCC=SOURCE=SENSE=OUT=12V,停机		20	40	uA
$V\overline{SHDN}$	$\overline{SHDN}$输入门限	VCC=4V至80V	0.5	1.7	2.2	V
$V\overline{SHDN}_{(FLT)}$	$\overline{SHDN}$引脚浮动电压	VCC=12V至80V	2.3	4.5	6.5	V
$I\overline{SHDN}$	$\overline{SHDN}$输入电流	$\overline{SHDN}$=0.5V	-1	-2.5		uA
		最大可容许漏电流，VCC=4V		-2.5		uA
		$\overline{SHDN}$=-30V		-120	-300	uA
D	重试占空比，过压	FB=1.5，VCC=80V,OUT=16V		0.125		%
	重试占空比，输出短路	△V_{SNS}=60mV，VCC-OUT=12V		0.075		%
$T_{OFF,HGATE(UV)}$	欠压至HGATE低电平的传播延时	UV从1.5V阶跃至1V		1.3	4	us
$T_{OFF,HGATE(OV)}$	过压至HGATE低电平的传播延时	FB从1V阶跃至1.5V		0.25	1	us
$T_{OFF,HGATE(OC)}$	过流至HGATE低电平的传播延时	△V_{SNS}从0mV阶跃至150mV，OUT=0V		0.5	2	us
理想二极管						
△V_{DGATE}	DGATE栅极驱动(V_{DGATE}-V_{SOURCE})	VCC=4V,无故障，I_{DGATE}=0uA，-1uA	5	9	12	V
		VCC=8V至80V,无故障，I_{DGATE}=0uA，-1uA	10	12	16	V
$I_{DGATE(UP)}$	DGATE引脚上拉电流	D_{GATE}=SOURCE=VCC=12V，△V_{SD}=0.1V	-5	-10	-15	uA
$I_{DGATE(DN)}$	DGATE引脚下拉电流	△V_{DGATE}=5V，△V_{SD}=-0.2V	60	140		mA
		△V_{DGATE}=5V,停机/故障关断	0.4	1.5		mA
△V_{SD}	理想二极管调节电压(V_{SOURCE}-V_{SENSE})	△V_{DGATE}=2.5V，VCC=SOURCE=12V	10	30		mV
		△V_{DGATE}=2.5V，VCC=SOURCE=4V	10	30		mV
$T_{OFF(DGATE)}$	DGATE关断传播延时	△V_{SD}从0.1V阶跃至-1V		0.35	15	us

引脚功能

DGATE：二极管控制器栅极驱动输出。当负载电流在 MOSFET 两端产生 30mV 以上压降时,DGATE 引脚由内部电荷泵电流源拉高，并箝位在比 SOURCE 引脚高 12V 的电平上。当负载电流很小时，对 DGATE 引脚进行主动驱动以在 MOSFET 两端维持 30mV 的压降。如果产生了反向电流，则一个 140mA 快速下拉电流将很快地将 DGATE 引脚连接至 SOURCE，从而关断 MOSFET。不用时将该引脚连接至 SOURCE 或置于开路状态。

ENOUT：使能输出。这是一个漏极开路输出，当 OUT 引脚上的电压高于(VCC−1.3V)时将变至高阻抗，表示外部 MOSFET 完全导通。当 OUT 引脚电压降至 3.1V 以下时，该引脚的状态被锁存并执行复位操作。内部 FET 能吸收高达 2mA 的电流。并可承受高达 80V 的电压。不用时将该引脚连接至 GND。

裸露衬垫 EP：散热片，裸露衬垫可以置于开路状态或者连接至器件的地。

FB：稳压器反馈输入。将该引脚连接至位于 OUT 引脚和地之间的阻性分压器。在过压情况下，对 HGATE 引脚进行控制以在 FB 引脚上保持 1.25V 的电压。把该引脚连接至 GND 可停用过压箝位。

$\overline{\text{FLT}}$：故障输出。这是一个漏极开路输出，在 TMR 引脚达到 1.25V 的报警门限之后将被拉至低电平。当受控于 HGATE 引脚的被动功率器件即将由于电源电压处于高电平的时间过长(过压故障)或者器件处于某种过流状态(过流故障)而被关断时，该引脚将发出指示信号。内部 FET 能吸收高达 2mA 电流，并可承受高达 80V 的电压。不用时将该引脚连接至 GND。

GND：器件的地，零电位。

HGATE：浪涌抑制器栅极驱动输出。HGATE 引脚由一个内部电荷泵电流源拉高，并箝位在比 SOURCE 引脚高 12V 的电平。电压和电流放大器均可控制 HGATE 引脚，以调节输出电压并限制流过 MOSFET 的电流。

OUT：输出电压检测输入。该引脚负载检测连接至 DGATE 引脚的外部 N 沟道 MOSFET 的漏极电压。VCC 于 OUT 之间的电压差设定了故障定时器电流。当该电压差降至 0.7V 以下时，ENOUT 引脚变至高阻抗。

OV：过压比较器输入。当 OV 高于其 1.25V 门限时，故障重试功能被禁用。当 OV 降至其门限以下时，将允许 HGATE 引脚在故障条件被清除时重新导通。在上电时，通过配置 UV 和 OV 管脚上电时间，一个高于其门限的 OV 电压将在 UV 超过欠压阈值时阻止受控于 HGATE 引脚的外部 N 沟道 MOSFET 的导通（详见过压比较器的描述）。不用时将该引脚连接至 GND。

SENSE：电流检测输入。把该引脚连接至电流检测电阻器的输入端。电流限制电路负责控制 HGATE 引脚，以在 OUT 高于 2.5V 的情况下将 SENSE 与 OUT 引脚之间的检测电压限制为 50mV。当 OUT 降至低于 1.5V 时，把检测电压降低至 25mV，以在输出短路期间提供额外的保护。另外，检测放大器还负责起动一个用于给 TMR 引脚充电的电流源。SENSE 与 OUT 引脚之间电压差必须限制在 30V 以内。不用时将该引脚连接至 OUT。

$\overline{SHDN}$：停机控制引脚。把$\overline{SHDN}$引脚拉至 0.5V 以下将关断 CSV2464 并将 VCC 引脚电流减小至 15uA。把该引脚拉至 2.2V 以上或断接将允许内部电流源重新接通器件。当被置于开路状态时，在内部将$\overline{SHDN}$电压箝位至 4.5V。如果未采用上拉器件来接通器件，则应把该引脚上的至地漏电流限制在 1uA 以下。$\overline{SHDN}$引脚电压可拉至高达 100V 或比 GND 低 40V，而并不会损坏器件。

SOURCE：公共源极输入和栅极驱动回线。把该引脚直接连接至外部背对背 N 沟道 MOSFET 的源极。SOURCE 引脚是理想二极管的正极，而在该引脚与 SENSE 引脚之间检测的电压则用于控制 N 沟道 MOSFET 上的源-漏极电压(理想二极管的正向电压)。

TMR：故障定时器输入。在该引脚和地之间连接一个电容器，以设定故障报整、故障关断和冷却周期的时间。电压调节或电流调节的起动将上拉 TMR 引脚电压。在故障情况下对该引脚进行充电的电流随著 VCC 和 OUT 引脚之间电压差的增加而增大(见“应用信息”)。当 TMR 达到 1.25V 时，$\overline{FLT}$被拉至低电平，以表示检测到某种故障情况。假如这种故障情况持续，则受控于 HGATE 的传输器件将在 TMR 达到 1.35V 门限时关断。当故障状况消失后，将立即开始一个冷却周期，与此同时 TMR 引脚以 2uA 的充电和放电电流在 0.15V 和 1.35V 之间循环 32 次。当 TMR 引脚电压第 32 次超过 0.15V 时，将允许拉高 HGATE 引脚，从而在 OV 引脚电压低于其门限时重新接通传输器件。

UV：欠压比较器输入。当 UV 引脚降至其 1.25V 门限以下时，利用一个 1mA 电流下拉 HGATE 引脚电压。当 UV 引脚升至高于(1.25V+迟滞)时，由内部电荷泵上拉 HGATE 引脚电压，不用时将该引脚连接至$\overline{SHDN}$引脚。

VCC：正向电源电压输入。对于正常操作，正向电源输入范围为 4V 至 80V。在电池反接的情况下，还可将该引脚拉至地电位以下达 40V，并不会损坏器件。通过把$\overline{SHDN}$引脚拉至地电位可关断 CSV2464，从而将 VCC 电流减小至 15uA。

工作原理

CSV2464 可在高可用性电源系统中保护负载电路并确保正常运作。该器件具有一个过压保护稳压器和一个理想二极管控制器，前者用于驱动一个作为传输器件的 N 沟道 MOSFET(M1),后者用于驱动第二个 N 沟道 MOSFET(M2)以实现反向输入保护和输出电压保持。

CSV2464 可在 4V 至 80V 的宽电源电压范围内运作。利用具有一个用于限制 VCC 电源的位电路，输入电压可以高于 80V。也可以把输入电源拉至地电位以下达 40V，而不会损坏 CSV2464。4V 的低电源要求使其即便在汽车应用中的冷车发动期间也能正常运作。

正常情况下，被动功率器件(M1)完全导通，以非常低的功率损失向负载提供电流。如果输入电压浪涌过高，则电压放大器(VA)将控制(M1)的删极，并将 OUT 引脚电压调节至由一个连接在 OUT 引脚和地之间的外部阻性分压器及内部 1.25V 基准所设定的电平。另外，CSV2464 还可通过监视布设在 SENSE 和 OUT 引脚之间的一个外部电阻器两端的电压来检测过流状况。一个有源电流限制电路(IA)负责控制(M1)的栅极，以在 OUT 高于 2.5V 的情况下将检测电压限制在 50mV。倘若发生导致 OUT 降至 1.5V 以下的严重输出短路，则将检测电压降低至 25mV 以减小(M1)上所受的应力。

在过压或过流期间，一个电流源开始对连接在 TMR 引脚上的接地电容器进行充电。过流情况下的上拉电流源是过压时的 5 倍，以加速关断。当 TMR 达到 1.25V 时，$\overline{FLT}$引脚被拉至低电平，以发出“即将关断”的警告。被动功率器件(M1)处于导通状态，TMR 引脚进一步充电，直至其达到 1.35V 为止，这时将 HGATE 引脚拉至低电平并关断(M1)故障定时器允许负载在短暂的瞬变过程中继续运行，同时保护 MOSFET 免遭长时间输入过压(例如:汽车中的负载突降)的损坏。故障定时器周期随著 MOSFET 两端电压的下降而缩短，以帮助将 MOSFET 保持在其安全工作区之内。CSV2464 在一个故障超时之后锁断 M1 并保持$\overline{FLT}$在低电平。CSV2464 将在一个冷却定时器周期之后允许 M1 重新接通和$\overline{FLT}$变至高阻抗，前提是 OV 脚电压低于其门限。

HGATE 引脚在故障之后被闭锁在低电平，此后，短暂地把$\overline{SHDN}$引脚拉至低于 0.5V 将使故障复位，并允许将 HGATE 拉至高电平。

MOSFET(M2)的源极和漏极充当理想二极管的正极和负极。CSV2464 控制 DGATE 引脚以在(M2)的漏极和源极端子上维持一个 30mV 的正向电压。与采用分立的隔离二极管相比，这种做法可减少功率耗散并增加至负载的可用电源电压。如果(M2)被驱动至完全导通，且负载电流导致超过 30mV 的正向电压，则正向电压等于 RDS(ON)・ILOAD。在发生输入短路或电源故障时，反向电流将短暂地流过处于导通状态的 MOSFET(M2)如果反向电压超过-30mV，则 CSV2464 将迅猛地把 DGATE 引脚拉至低电平并关断(M2)，从而最大限度地抑制输出端上的扰动。

假如输入电源降至低于 GND 引脚电压，则 DGATE 引脚被拉至 SOURCE 引脚电压，从而把 M2 保持在关断状态。当 HGATE 引脚在任何故障情况下被拉至低电平时，DGATE 引脚也被拉至低电平，于是两个被动功率器件均被关断。

尚若输出(因此还包括 SOURCE 引脚，通过 M2 的体二极管)降至 GND 以下，则 HGATE 引脚被拉至 SOURCE 引脚电压，从而关断(M1)并关闭正向电流通路。

采用 UV 引脚可准确地检测输入欠压状况・如果 UV 低于其 1.25V 门限，则 HGATE 和 DGATE 引脚保持低电平。$\overline{SHDN}$引脚不仅可断开被动功率器件，还能关断内部电路，从而把电源电流减小至 15uA。

应用信息

有些电源系统必须支持持续时间短暂的高电压浪涌(例如汽车中的高电压浪涌)必须为负载电路提供针对此类瞬变的保护，而且关键性的系统还有可能需要在这些过程中继续运行。

CSV2464 驱动一个位于 HGATE 引脚上的 N 沟道 MOSFET M1，以限制电源瞬变或过流过程中输送至负载电路的电压和电流。对于该应用而言 M1 的选择是至关紧要的。在正常操作期间，其必须处于导通状态，并提供一条从输入电源至负载的低阻抗通路，而在过压和过流情况下负责耗散功率。另外，CSV2464 还驱动位于 DGATE 引脚上的第二个 N 沟道 MOSFET M2(用作一个理想二极管)，以避免负载在输入极性反接的情况下受损，并在输入崩溃时隔断反向电流流动。图 1 示出了一款采用 CSV2464 的典型应用电路，该电路可在输入浪涌期间将输出调节在 27V，并具备反向输入保护功能。

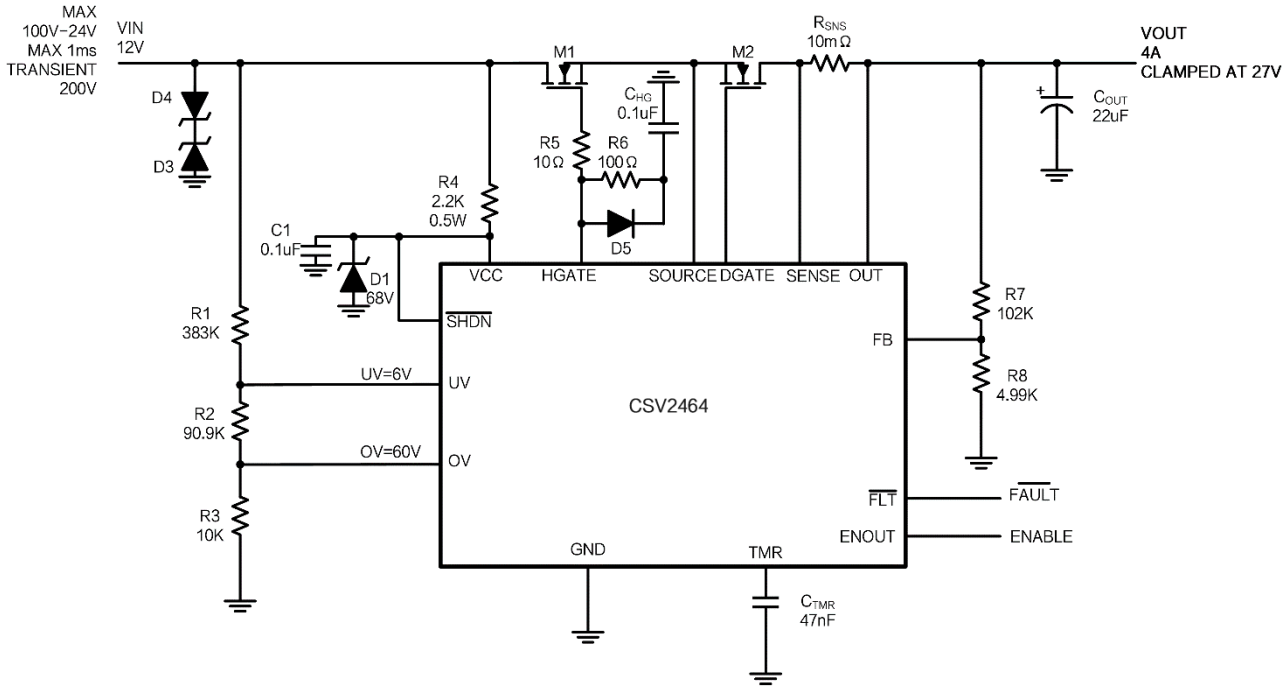


图 1：具反向电流保护功能的 4A、12V 过压输出稳压器

➢ 过压故障

CSV2464 可在过压情况下限制 OUT 引脚上的电压。一个内部电压放大器负责调节 HGATE 引脚电压，以在 FB 引脚上保持 1.25V 的电压。在此期间，N 沟道 MOSFET(M1)处于导通状态并向负载供应电流。这可在短暂的过压瞬变过程中实现不间断的运行。如果电压调节环路处于工作状态的时间长度超过了由定时器电容器设定的超时周期，则检测到一个过压故障。HGATE 引脚电压由一个 140mA 电流下拉至 SOURCE 引脚，从而关断(M1)。这可以避免(M1)在持续时间较长的过压过程(例如:汽车中的负载突降期间)中受损。在故障状况已经消失且经历了一个冷却周期之后，HGATE 引脚开始被再次拉至高电平。

➢ 过流故障

CSV2464 具有一个可调的电流限值，可提供针对短路和过大负载电流的保护作用。在过流期间，调节 HGATE 引脚电压以把 SENSE 和 OUT 引脚两端的电流检测电压(△VSNS)限制在 50mV(当 OUT 高于 2.5V 时)。当 OUT 低于 1.5V 时，电流限制检测电压被降至 25mV，以在输出短路期间提供额外的保护。

在 SENSE 和 OUT 之间布设了一个电流检测电阻器，其阻值(R_{SNS})由下式决定：

$$R_{SNS}=\frac{\triangle V_{SNS}}{I_{LIM}}$$

式中的 I_{LIM} 是期望电流值。

当电流限制电路处于工作状态的时间长度超过了由定时器电容器设定的超时延迟时，表明发生了过流故障。随后立即利用 140mA 电流将 HGATE 引脚电压拉低至 SOURCE 引脚，从而关断 MOSFET M1。在故障状况已经消失且经历了一个冷却周期之后，允许重新上拉 HGATE 引脚电压并接通传输器件(CSV2464)

➢ 输入过压比较器

输入过压由 OV 引脚检测。在上电时，如果 OV 引脚电压在 100us 内部上电复位结束之前、或者在 UV 引脚上的输入欠压状态被清除之前高于其 1.25V 门限，则 HGATE 引脚将保持低电平，直到 OV 引脚电压降至其门限以下为止。为了防止器件在电路板带电插入一个过压电源时启动，OV 和 UV 引脚可单独采用具滤波电容器的阻性分压器。应对 RC 时间常数进行时滞处理以使 $\tau_{UV}/\tau_{OV}>50$。在图 2 中，如果电路板插入了一个高于 60V 的电源，则 CSV24364 将不会接通传输器件，直到电源电压下降至低于 60V 为止。

当 HGATE 引脚电压开始拉高时，利用 OV 进行检测的输入过压状况将不会关断传输器件。而是由 OV 阻止 CSV2464 在某种故障之后重新起动(见“冷却周期和再起动”)。当输入电压长时间处于过高电平时，这可以避免传输器件在 ON 和 OFF 状态之间循环，从而降低 MOSFET 上承受的应力。

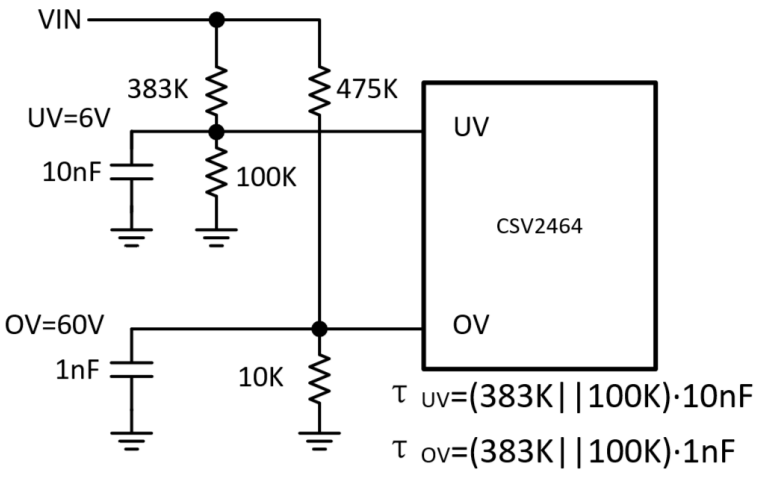


图 2：外部 UV 和 OV 配置可阻止在过压状况下启动

➢ 输入欠压比较器

CSV2464 可采用 UV 引脚检测诸如低电池电量等输入欠压情况。当 UV 引脚上的电压低于其 1.25V 门限时，HGATE 引脚电压被拉至低电平以使传输器件保持关断。当 UV 引脚电压升至高于 UV 门限+UV 迟滞(典型值为 50mV)时，将允许上拉 HGATE 引脚电压，无需经历一个定时器周期。欠压状况不会在$\overline{FLT}$引脚上产生一个输出。

➢ 故障定时器

CSV2464 内置一个可调故障定时器。在 TMR 引脚和地之间连接一个电容器，用于设定在过压或过流故障情况下 MOSFET(M1)被关断之前的延迟周期。另外，该电容器还负责设定冷却周期，即：在某种故障状况消失之后到允许(M1)重新接通之前的时间。一旦检测到故障情况，一个电流源就将对 TMR 引脚进行充电。电流水平的变化取决于 VCC 引脚和 OUT 引脚两端的电压降(对应于 MOSFET V_{DS})。导通时间与 MOSFET 两端的电压降成反比。因此，与固定的定时器电流相比，这种方案能够更好地利用 MOSFET 的可用安全工作区(SOA)

过压故障期间，定时器电流起点在 2uA 左右(当 VCC-VOUT≤0.5V 时),并线性增加至 50uA(VCC-VOUT 为 75V 时)。

$$I_{TMR(UP)OV}=2uA+0.633[uA/V]\cdot(V_{CC}-V_{OUT}-0.5V)$$

过流故障期间，定时器电流起点在 10uA 左右(当 VCC-VOUT≤0.5V 时),并线性增加至 260uA(VCC-VOUT 为 75V 时)。

$$I_{TMR(UP)OC}=10uA+3.33[uA/V]\cdot(V_{CC}-V_{OUT}-0.5V)$$

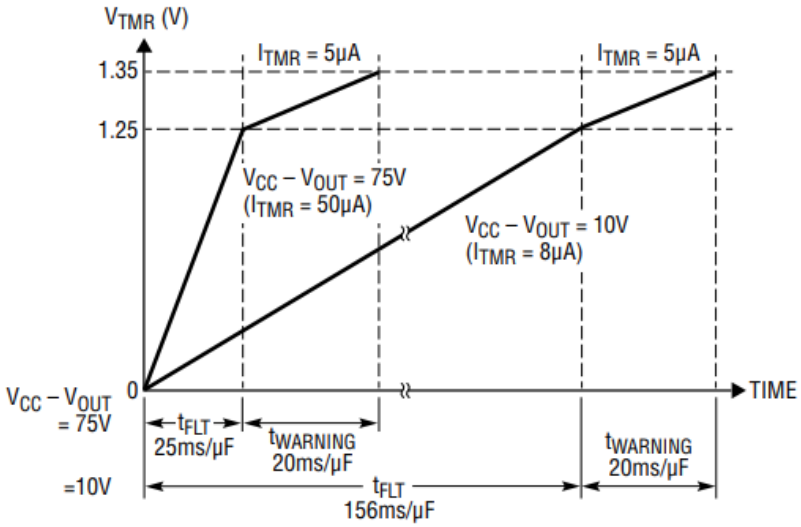


图 3：过压故障定时器电流

这种方案使得传输器件在过流期间能够较快地关断，因为在这种情况下功率耗散较多。请注意过压和过流过程中不同 VCC-VOUT 条件下的定时器电流。

当 TMR 引脚上的电压 VTMR 达到 1.25V 时，$\overline{FLT}$引脚被拉至低电平，以表示检测到某种故障并提供警告。发生过压故障时，定时器电流随后切换至一个 5uA 的固定值。从$\overline{FLT}$被确定为低电平到 MOSFET(M1)被关断之间的间隔由下式得出:

$$t_{WARNING}=\frac{C_{TMR}\cdot 100mV}{5uA}$$

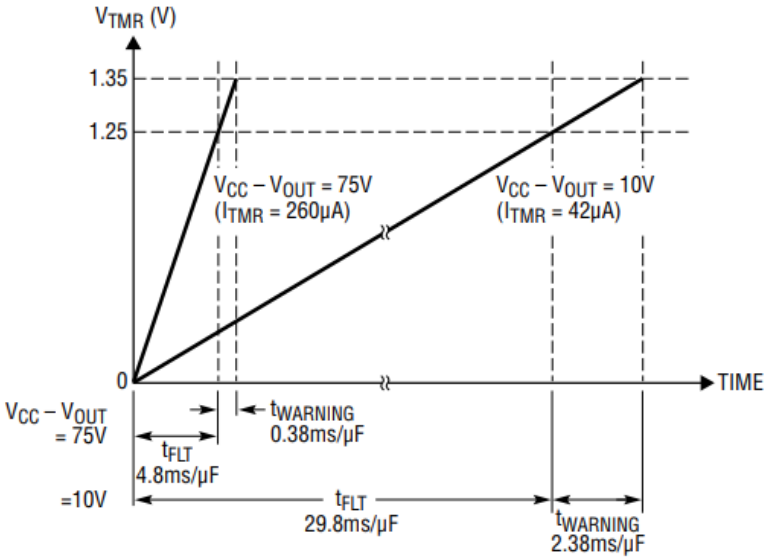


图 4：过流故障定时器电流

这个恒定的预警周期使得负载能在电源被切断之前执行必要的后备或内务处理功能。在 V_{TMR} 超过 1.35V 门限之后，传输器件 M1 将立即关断。请注意，在过流过程中，定时器电流在 V_{TMR} 达到 1.25V 门限之后未被减小至 5uA，因为这将延长总的故障定时器周期，并导致功率晶体管在过流期间承受更大的应力。

假设 VCC-VOUT 保持恒定，则过压故障期间 HGATE 的导通时间为：

$$t_{OV}=\frac{C_{TMR}\cdot 1.25V}{I_{TMR(UP)OV}}+\frac{C_{TMR}\cdot 100mV}{5uA}$$

而在过流故障期间，该导通时间为：

$$t_{OC}=\frac{C_{TMR}\cdot 1.35V}{I_{TMR(UP)OC}}$$

如果故障状况在 TMR 达到 1.25V(但低于 1.35V)之后消失，则以 2uA 的电流对 TMR 引脚进行放电。当 TMR 降至 0.15V 时，$\overline{FLT}$引脚复位至高阻抗状态。

➢ 冷却周期和再启动

在故障情况下，一旦 TMR 达到 1.35V 且 HGATE 引脚被拉至低电平，TMR 引脚将立即以一个 2uA 的电流开始放电。当 TMR 引脚电压降至 0.15V 时，TMR 以 2uA 的电流进行充电。当 TMR 达到 1.35V 时，它将再次以 2uA 的电流放电。这种工作模式重复 32 次，从而在重试之前形成了一个较长的冷却定时器周期(图 5)。在冷却周期的后期(也就是当 TMR 引脚电压第 32 次降至 1.5V 时)，检测 OV 引脚上的电压。倘若 OV 引脚电压高于其 1.25V 门限，则禁止重试，并将 HGATE 引脚保持在低电平。假如 OV 引脚电压低于(1.25V−OV)迟滞，则 CSV2464 执行重试操作，从而上拉 HGATE 引脚电压并接通传输器件 M1。$\overline{FLT}$引脚随后将变至高阻抗状态。总的冷却定时器周期由下式给出:

$$t_{COOL}=\frac{63\cdot C_{TMR}\cdot 1.2V}{2uA}$$

实现 CSV2464 再起动的方法是使$\overline{SHDN}$引脚拉低至低电平并持续 200us 以上的时间。如果这是在冷却周期中施加的，则冷却定时器被复位，并以 1mA 的电流对 TMR 引脚进行快速放电，而器件将在 TMR 降至 0.15V 以下时重新起动。如果$\overline{SHDN}$复位脉冲在冷却周期之后施加，则器件将立即再起动。在触发$\overline{SHDN}$引脚之前应提供充足的冷却时间，以避免传输器件承受过大的应力。

假如$\overline{SHDN}$复位脉冲如上文所述在冷却周期中间被置为有效，则 TMR 引脚将以 1mA 电流快速放电，而且允许 CSV2464 在 TMR 降至低于 0.15V 后立即再起动。OV 引脚利用一个$\overline{SHDN}$复位脉冲来选通 CSV2464 的再起动。在 OV 降至低于 1.25V 之前，器件将不会再起动。

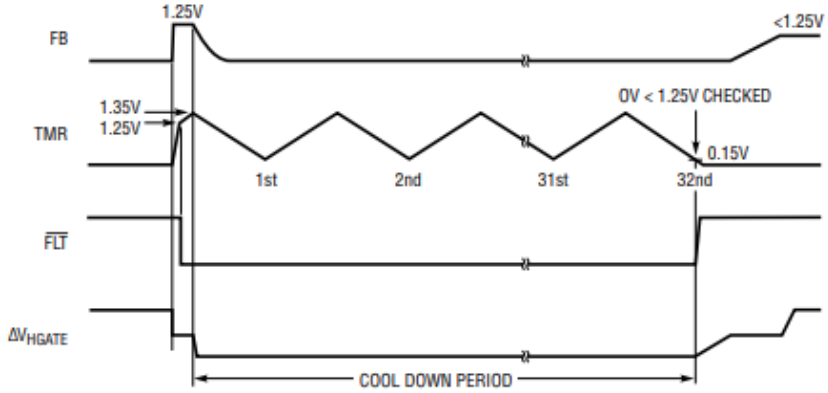


图 5：一个过压故障之后的自动重试冷却定时器

➢ 反向输入保护

CSV2464 能承受反向电压而不受损。VCC、$\overline{SHDN}$、UV、OV、HGATE、SOURCE 和 DGATE 引脚均能耐受高达−40V(相对于 GND)的电压。

CSV2464 可控制第二个 N 沟道 MOSFET(M2)(作一个理想二极管)，以替代直插式隔离二极管来实现反向输入保护以及正常操作中的最小电压降。当发生输入短路或电源掉电时，反向电流有可能短暂地流过(M2)。CSV2464 可检测到该反向电流，并立即将 DGATE 引脚电压拉至 SOURCE 引脚，从而关断(M2)。这将最大限度地减少输出储存电容器的放电，并保持输出电压。在输入电源降至低于地电位的场合，通过 M1 的体二极管将 SOURCE 引脚拉至地电位以下。针对这种状况，CSV2464 的响应是:将 DGATE 引脚短路至 SOURCE 引脚，从而使(M2)保持关断。

➢ MOSFET 的选择

CSV2464 驱动两个作为被动功率器件的 N 沟道 MOSFET M1 和 M2，以传导负载电流(图 1)。MOSFET 的重要特性包括导通电阻($R_{DS(ON)}$)、最大漏−源极电压($V_{(BR)DSS}$)、门限电压和安全工作区(SOA)。

最大漏−源极电压额定值必须高于最大输入电压。如果输出短路至地或处于过压过程之中，则 M1 的两端将承受完整的电源电压。倘若输入短路至地，则输出端上所保持的电压将使 M2 承受应力。

对于那些 VCC 高于 8V 的应用，两个 MOSFET 的栅极驱动电压均保证高于 10V 而低于 16V。这允许使用标准门限电压 N 沟道 MOSFET。对于 VCC 低于 8V 的系统，则需要个逻辑电平 MOSFET，因为栅极驱动电压可低至 5V。对于 24V 或更高的电源，建议在每个 MOSFET 的栅极和源极之间布设一个 15V 齐纳二极管，以提供额外的保护功能。

➢ 限制浪涌电流和 HGATE 引脚补偿

CSV2464 通过控制 HGATE 引脚电压转换速率来限制至任何负载电容的浪涌电流。可以在 HGATE 引脚和地之间连接一个外部电容器 C_{HG} 以进一步减缓浪涌电流，代价则是关断时间放慢。栅极电容器设定为:

$$C_{HG}=\frac{I_{HGATE(UP)}}{I_{NRUSH}} \cdot C_L$$

式中的 $I_{HGATE(UP)}$为 HGATE 引脚上拉电流，I_{INRUSH}是期望的浪涌电流，C_L是输出端上的总负载电容。在典型应用中，建议在过压和过流期间将一个 6.8nF C_{HG}用于环路补偿。当输入电压阶跃速度快于 5V/us 时，采用一个较大的栅极电容器有助于防止 N 沟道 MOSFET 的自导通。

增设的栅极电容器减慢了故障情况下的关断时间，并允许在输出短路过程中产生较高的峰值电流。如果对此有所担心，则增设一个与 G_{HG}相串联的外部电阻器 R6 可恢复关断时间。在 R6 的两端应布设一个二极管 D5，并将该二极管的负极连接至 C_{HG}，如图 1 所。在一个快速瞬态输入阶跃中，D5 提供了一条至 C_{HG}的旁路通路，这有利于将 HGATE 保持在低电平并防止 MOSFET 的自导通。

➢ 停机

通过把$\overline{SHDN}$拉至低于 0.5V 可将 CSV2464 关断至一种低电流模式。此时 CSV2464 的静态 VCC 电流均下降至 15uA。

可将$\overline{SHDN}$引脚拉至高达 100V 或 GND 以下达 40V 而不损坏器件。把该引脚置于开路状态允许一个内部电流源将其拉至高达约 4V 并接通器件。如果未采用上拉器件来帮助接通 CSV2464，则应将该引脚上的漏电流限制在不超过 1uA。

➢ 电源瞬态保护

经过测试，CSV2464 可工作至 80V，并保证在 100V 至−40V 的电压范围内无受损之忧。高于 100V 或低于 −40V 的电压瞬变有可能对器件造成永久性的损坏。在短路情况下，流过电源走线的电流的大幅变化、加上相关配线产生的寄生电感，会在 VCC、SOURCE 和 OUT 引脚上引起破坏性的电压瞬变(既有正方向也有负方向)。为了抑制电压瞬变，应通过使用简短、宽阔的走线最大限度地降低电源走线寄生电感。VCC 引脚上的一个小的 RC 滤波器(图 1 中的 R4 和 C1)负责滤除短脉冲宽度的高电压尖峰。

另一种在 VCC 引脚上限制高于 100V 电源瞬变的方法是采用一个齐纳二极管(D1)和一个电阻器(R4)，如图 1 所示。在浪涌期间，D1 负责对 VCC 上的电压尖峰进行箝位而 R4 则用于把流过 D1 的电流限制在一个安全水平。在负方向上，D1 和 R4 一起将 VCC 引脚电压箝位在靠近 GND。把 R4 与 VCC 引脚串联将增加所需的最小电源电压，这是由于该电阻器两端上的额外压降(其由 CSV2464 的电源电流和 D1 的漏电流决定)所致。若 R4 阻值为 2.2k，则最小工作电压将增加约 1V。对于持续的高电源电压，R4 的功率耗散变得不可接受。这可以通过采用一个外部 NPN 晶体管作为缓冲器来解决。为了保护 Q1 免遭电源反向的损坏，可采用一个串联二极管对 Q1 的集电极进行隔离，或将其连接至图 1 中的 D3 和 D4 的负极。

对于 200V 以上的瞬态电压，图 1 中的瞬变抑制器 D3 将输入电压箝位在 200V，以避免 M1 击穿。另外，它还负责阻断 D4 的正向导通。当输入变至负值时，D4 把 SOURCE 引脚电压限制在比 GND 低 24V。C_{OUT}用于在突发输入短路时帮助吸收输出端上的电感能量，从而保护 OUT 和 SENSE 引脚。

➢ 输出旁路

OUT 和 SENSE 引脚能承受高于 GND 达 100V 和低于 GND 达 20V 的电压。在所有的应用中均必须使用至少 22uF 的低 ESR 电解电容器(图 1 中的 C_{OUT})对输出进行旁路，以稳定电压和电流限制环路并最大限度地抑制输入瞬变的电容性馈通。允许采用高达总电解电容 1/10 的总陶瓷旁路电容，而不会造成性能下降。

➢ 输出端口保护

如图 6 所示，在输出位于连接器上的应用中，如果输出插入一个高于输入的电源，则理想二极管 MOSFET M2 关断以使反馈通路开路。在输出端口插入一个低于 GND 的电源时，通过 M2 的体二极管将 SOURCE 引脚电平拉至低于 GND。对于这种状况，CSV2464 做出的响应是：将 HGATE 引脚短路至 SOURCE 引脚，从而关断 M1 并断开从 V_{IN} 至 V_{OUT} 的电流通路。

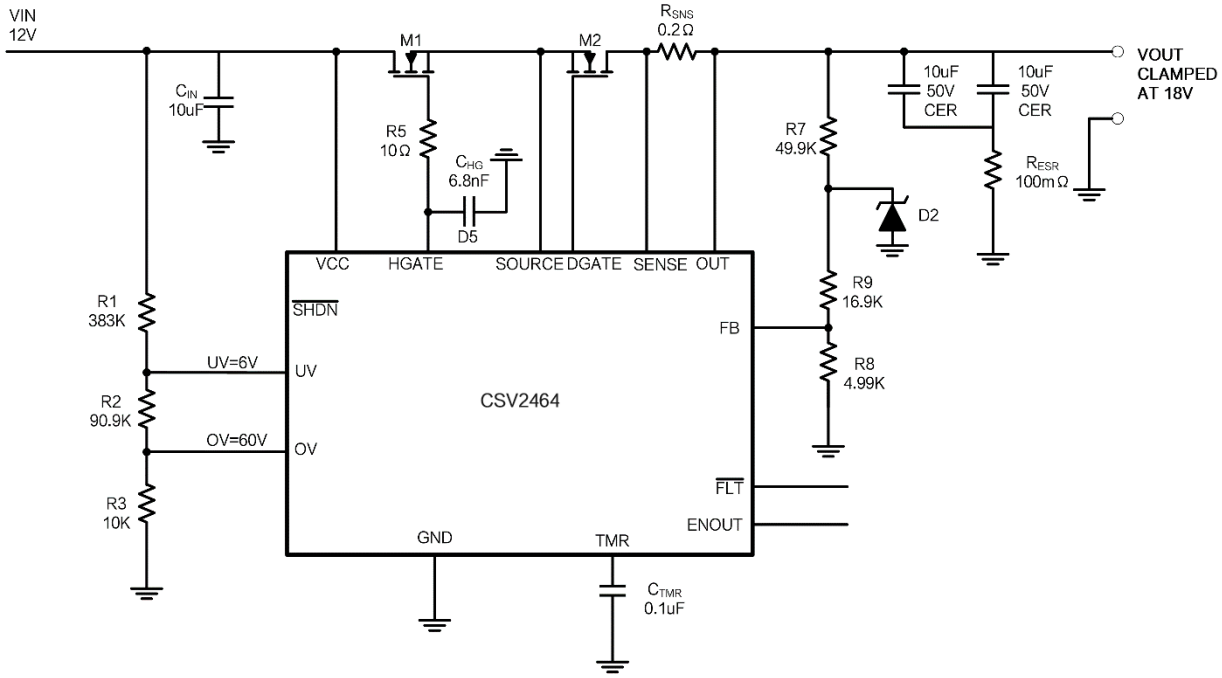
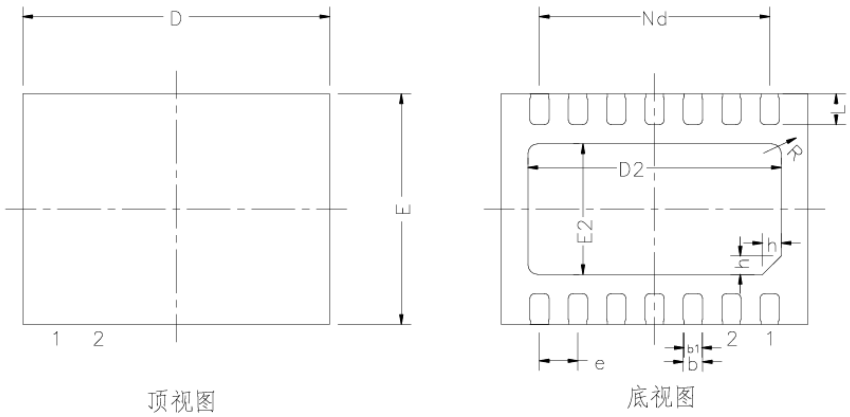


图 6：具输出端口保护功能的 0.25A、12V 浪涌抑制器

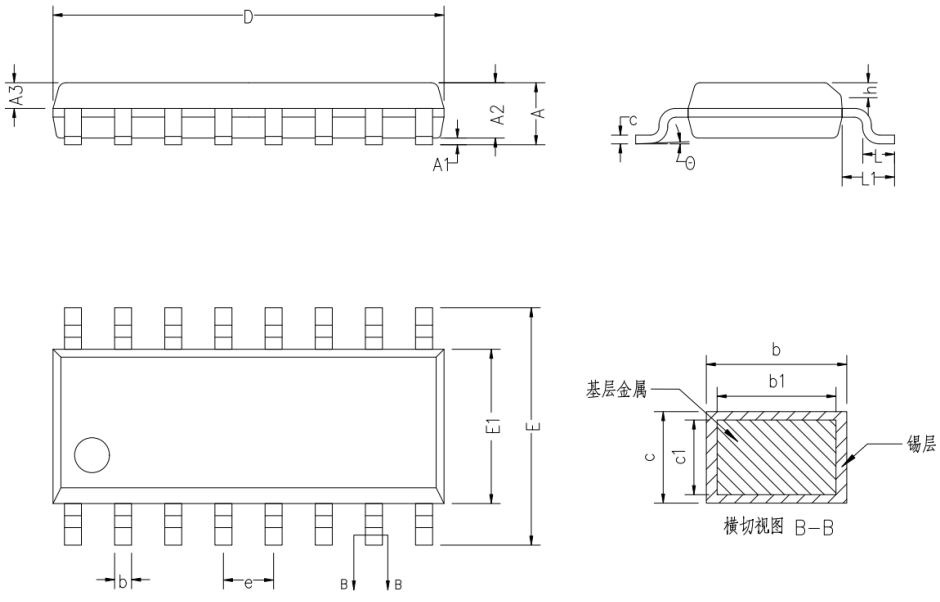
封装外型图:

DFN3×4-14L



符号	单位(毫米)		
	最小值	常规值	最大值
A	0.80	0.85	0.90
A1	–	0.02	0.05
b	0.20	0.25	0.30
b1	参考值0.23		
c	参考值0.203		
D	3.90	4.00	4.10
D2	3.25	3.30	3.35
e	理论值0.50		
Nd	理论值3.00		
E	2.90	3.00	3.10
E2	1.65	1.70	1.75
L	0.35	0.40	0.45
h	参考值0.30		
R	参考值0.075		

SOP16



符号	单位(毫米)		
	最小值	常规值	最大值
A	–	–	1.750
A1	0.100	–	0.225
A2	1.300	1.400	1.500
A3	0.600	0.650	0.700
b	0.390	–	0.470
b1	0.380	0.410	0.440
c	0.200	–	0.240
c1	0.190	0.200	0.210
D	9.800	9.900	10.000
E	5.800	6.000	6.200
E1	3.800	3.900	4.000
e	理论值1.27		
h	0.250	–	0.500
L	0.500	–	0.800
L1	参考值1.05		
θ	0°	–	8°

重要声明

苏州锴威特半导体股份有限公司保留更改规格的权利，恕不另行通知。苏州锴威特半导体股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任。苏州锴威特半导体股份有限公司没有为用于特定目的产品提供使用和应用支持的义务。苏州锴威特半导体股份有限公司不会转让其专利许可以及任何其他的相关许可权利。